

# Cours sur la carte Mère

## Carte mère

---

La **carte mère** est un **circuit imprimé** servant à interconnecter toutes les composantes d'un **micro-ordinateur**. On peut ainsi l'assimiler à son **système nerveux**.



## Les éléments

---

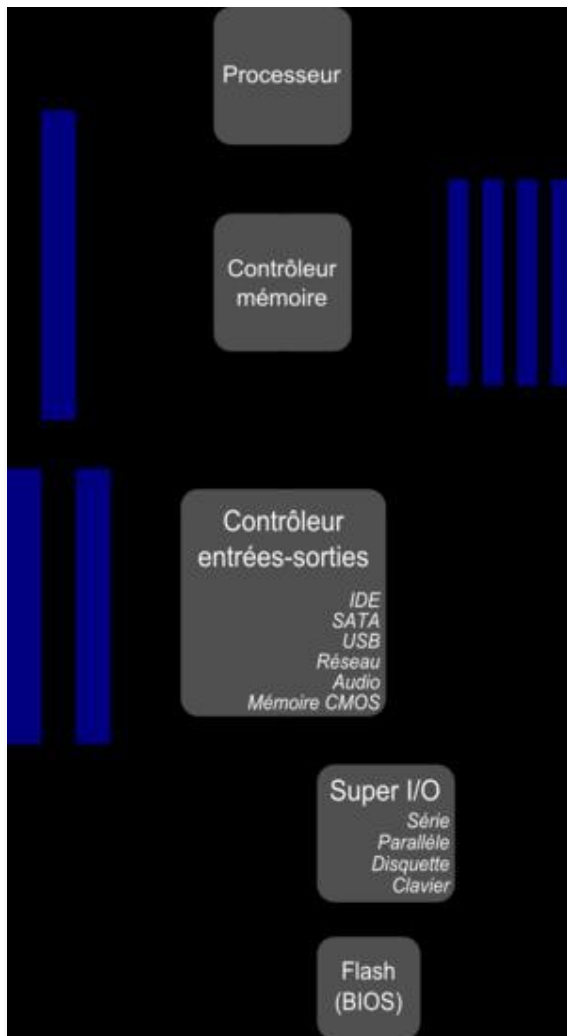


Diagramme d'une carte mère typique dans les années 2000

Voici les éléments qu'on peut trouver sur une carte mère, certains n'étant plus présents sur les cartes mères vendues en 2009.

- Un ou plusieurs connecteurs d'alimentation électrique : Par ces connecteurs une alimentation électrique fournit à la carte mère les diverses tensions électriques nécessaires à son fonctionnement ;
- Le support du micro-processeur (souvent appelé socket) : il s'agit d'un réceptacle qui reçoit le micro-processeur et le relie au reste du micro-ordinateur ;
- Les connecteurs de la mémoire vive (memory slot en anglais) au nombre de 2, 3 ou 4 sur les cartes mères communes ;
- Le chipset : Un ou plusieurs circuit électronique, qui gère les transferts de données entre les différentes composantes de l'ordinateur (micro-processeur, mémoire vive, disque dur, etc.) ;

- Une horloge : elle cadence la vitesse d'exécution des instructions du microprocesseur et des périphériques internes ;
- Le CMOS : Une petite mémoire conservant certaines informations importantes (comme la configuration de l'ordinateur, la date et l'heure) même lorsque l'ordinateur n'est pas alimenté en électricité ;
- La pile ou batterie d'accumulateurs du CMOS : Elle fournit l'électricité nécessaire au fonctionnement du circuit ;
- Le BIOS : Un programme enregistré dans une mémoire morte (ROM). Ce programme, spécifique à la carte, gère l'interface de bas niveau entre le micro-processeur et certains périphériques. Il récupère, puis fait exécuter, les instructions du master boot record enregistrées dans une mémoire de masse (disque dur), lors du démarrage du micro-ordinateur ;
- Le bus système (aussi appelé bus interne ou Front Side Bus (FSB) en anglais) : Il relie le micro-processeur au chipset ;
- Le bus mémoire relie le chipset à la mémoire vive ;
- Le bus d'extension (aussi appelé bus d'entrées/sorties) : Il relie le micro-processeur aux connecteurs d'entrée/sortie et aux connecteurs d'extension ;
- Les connecteurs d'entrée/sortie qui respectent le plus souvent la norme PC 99 : ces connecteurs incluent
  - Les ports séries par exemple pour la connexion de vieux périphériques,
  - Les ports parallèles par exemple pour la connexion de vieilles imprimantes,
  - Les ports USB (Universal Serial Bus) par exemple pour la connexion de périphériques récents,
  - Les connecteurs RJ45 pour la connexion à un réseau informatique,
  - Les connecteurs VGA pour la connexion d'un moniteur d'ordinateur,
  - Les connecteurs IDE ou Serial ATA I ou II pour la connexion de périphériques de stockage comme les disques durs et disques optiques;
  - Les connecteurs audio pour la connexion d'appareils audio comme des haut-parleurs ou un microphone ;
- Les connecteurs d'extension : ce sont des réceptacles pouvant accueillir des cartes d'extension (ces cartes sont utilisées pour ajouter des fonctionnalités ou augmenter la performance d'un micro-ordinateur, par exemple une carte graphique peut être ajoutée à un ordinateur pour améliorer les performances de l'affichage 3D sur le moniteur). Ces ports peuvent être des ports ISA (vieille interface), PCI (Peripheral Component Interconnect) et plus récent, PCI Express.

Avec l'évolution des ordinateurs, de plus en plus de fonctionnalités ont été intégrées à la carte mère, comme des circuits électroniques permettant la gestion de la vidéo (IGP pour Integrated Graphic Processor), du son ou des réseaux (10/100 Mbps/1 Gbps), évitant ainsi l'adjonction de cartes d'extension.

## Les fabricants

---

Plusieurs constructeurs se partagent le marché des cartes mères tel

que [Abit](#), [Albatron](#), [Aopen](#), [Asrock](#), [ASUS](#), [ATI](#), [Biostar](#), [Chaintech](#), [DFI](#), [Elite](#), [Epoxx](#), [Foxconn](#), [Gigabyte Technology](#), [Intel](#), [MSI](#), [NVIDIA](#), [ODI](#), [Sapphire](#), [Soltek](#), [Super Micro](#), [Tyan](#), [Via](#), XFX.

Certains conçoivent et fabriquent une ou plusieurs composantes de la carte mère tandis que d'autres assemblent les éléments que des partenaires ont conçus et fabriqués.

## Carte multiprocesseurs

---



Une carte mère équipée de deux processeurs

C'est un type de carte mère capable d'accueillir plusieurs [processeurs](#) (généralement 2, 4, 8 ou plus). Ces cartes mères multiprocesseurs disposent de plusieurs [supports de micro-processeur](#) (sockets), ce qui permet de leur enficher plusieurs micro-processeurs physiquement distincts (par opposition aux [processeurs double cœur](#)).

Lorsque deux processeurs sont présents sur une carte, il y a deux manières de les gérer :

- La manière **asymétrique**, où chaque processeur se voit attribuer une tâche différente. Cette méthode n'accélère pas les traitements, mais permet de confier une tâche à un [processeur](#) pendant que l'autre est occupé à une tâche différente.
- La manière **symétrique**, dite [SMP](#) (Symmetric MultiProcessing) où chaque tâche est répartie symétriquement entre les deux processeurs.

Le [système d'exploitation Linux](#) fut le premier à gérer les architectures bi-processeur sur [x86](#). Toutefois, la gestion de plusieurs processeurs existait bien avant sur d'autres plate-formes et d'autres [systèmes d'exploitation](#).

Le système [Linux](#) 2.6.x gère parfaitement les [multiprocesseurs](#) symétriques, ainsi que les architectures à mémoire non-uniformément répartie ([NUMA](#)).

Certains fabricants de cartes mères fabriquent des cartes mères pouvant accueillir jusqu'à 8 processeurs (en l'occurrence sur socket 939 pour AMD Opteron et sur socket 604 pour Intel Xeon).

## Les formats

---

Au fil des années, plusieurs normes simposèrent, proposant leurs dérivés :

- 1984 AT : 305 × 305 mm (IBM)
  - Baby AT : 216 × 330 mm
- 1995 ATX : 305 × 244 mm (Intel)
  - MicroATX : 244 × 244 mm
  - FlexATX : 229 × 191 mm
  - MiniATX : 284 × 208 mm
- 2001 ITX : 215 × 195 mm (VIA)
  - MinITX : 170 × 170 mm
  - NanoITX : 120 × 120 mm
  - PicoITX : 100 × 72 mm
- 2005 BTX : 325 × 267 mm (Intel)
  - MicroBTX : 264 × 267 mm
  - PicoBTX : 203 × 267 mm
- 2007 DTX : 248 × 203 mm (AMD)
  - mini-DTX : 170 × 203 mm

## Évolutivité

---

Jusqu'au milieu des années 1990, les PC étaient équipés d'une carte mère sur laquelle le microprocesseur (CPU) était soudé. Puis vinrent les cartes mères équipées d'un support du micro-processeur (socket) "libre", permettant d'accueillir le microprocesseur de son choix (selon ses besoins et son budget). Grâce à ce système (qui s'est vite généralisé et n'a plus été remis en question), il devient donc en théorie possible d'équiper son ordinateur d'un CPU plus puissant sans changer de carte mère, donc à moindre coût.

Dans les faits, cette évolutivité a ses limites car les microprocesseurs étant de plus en plus performants, ils nécessitent inmanquablement des cartes mères elles-mêmes plus performantes (capables par exemple de traiter des flux de données de plus en plus importants).

## Fond de panier

---

Un **fond de panier** informatique est une carte composée d'un [bus](#). Ce bus possède généralement un ensemble de [slots](#) permettant d'y intégrer un ensemble de périphériques. L'équivalent anglais backplane est également utilisé.

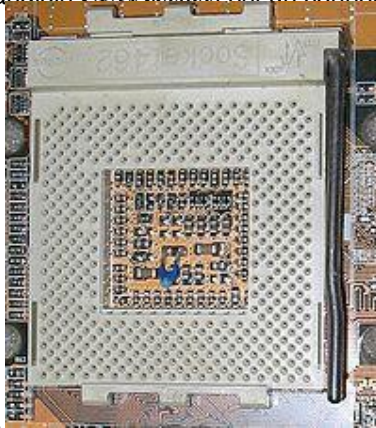
Généralement, ces bus possèdent un contrôleur dont le rôle est d'allouer la bande passante du bus aux périphériques qui en font la requête. Ainsi, la structure n'est pas celle que l'on trouve généralement dans un [ordinateur](#) de bureau, où il y a un maître (le [Northbridge](#)) et plusieurs esclaves (dont le [processeur](#) et les cartes d'extensions).

Les **fonds de paniers** peuvent être utilisés dans deux cas différents.

- Le premier cas est celui d'une chaîne de traitements : une carte d'acquisition transmet les données capturées aux différentes cartes de traitements qui représentent des filtres sur les données. Cela peut être utilisé dans le cadre de solutions à base de bus [VME](#) ou [VXI](#).
- L'autre utilisation apparaît dans les supercalculateurs. Dans ce cas, certaines cartes d'extension possèdent des processeurs de calcul. Ces cartes, aussi nommées nœuds de calculs, peuvent contenir plusieurs processeurs. Il peut aussi y avoir plusieurs nœuds de calculs dans une même machine. Par exemple, [SGI](#) propose des machines possédant 1024 processeurs répartis en 256 nœuds de 4 processeurs.

## support du micro-processeur

Un **réceptacle de processeur** (en anglais CPU socket) est un connecteur utilisé pour interfacer



un processeur avec une carte mère.

La plupart des sockets et des processeurs actuels sont construits autour de l'architecture **Pin Grid Array** (PGA), dans laquelle les broches en dessous du processeur sont insérées dans le socket, d'habitude avec la **Zero Insertion Force** (**ZIF**) pour faciliter l'installation. Les processeurs basés sur un slot ont la forme d'une carte et sont fixés dans un slot qui semble similaire aux **slots d'extension**.

## Liste des sockets et slots

Les sockets et slots sont présentés selon leur date de commercialisation.

Référé nce	Commercialisation		Famille de processeurs		Package		Bus		
	Début	Fin de vie	Domaine	Modèles	T v p e	Nombre de pins	Dimensions	Type	Fréquence
Sockets AMD									
<a href="#">AM2</a>	2006		PC Bureau	<div><a href="#">Turion 64</a> <a href="#">Turion 64 X2</a> <a href="#">Sempron mobile</a></div>	<div>P G A</div>	638	38 × 45 mm	<div><a href="#">Hypertransport</a> ↓</div>	
<a href="#">S1</a>	2006		Portable	<div><a href="#">Opteron</a> <a href="#">2<sup>de</sup> génération</a> <a href="#">Athlon X2</a> <a href="#">Athlon 64 X2</a></div>	<div>P G A</div>	940	50 × 56 mm	<div><a href="#">Hypertransport</a> ↓</div>	800 MHz

# CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

				<a href="#">Sempron</a>					
<a href="#">E</a>	2006		Serveur	<a href="#">Opteron 2<sup>de</sup> génération</a>	L G A	1207		<a href="#">HyperTranspo rt 2.0</a>	
<a href="#">AM2+</a>	2007		PC Bureau	<a href="#">Phenom II, Phenom, AMD Athlon II, Athlon 64 X2, Athlon 64, Sempron</a>	P G A	940	50 × 56 mm	<a href="#">HyperTranspo rt 3.0</a>	
<a href="#">E+</a>	2007		Serveur	<a href="#">Opteron 3<sup>e</sup> génération</a>	L G A	1207		<a href="#">HyperTranspo rt 3.0</a>	
<a href="#">AM3</a>	2008		PC Bureau	<a href="#">Phenom II, AMD Athlon II, Sempron</a>	P G A	938	50 × 56 mm	<a href="#">HyperTranspo rt 3.0</a>	1 800 - 2 000 MHz
<a href="#">ASB1</a>	2009		Portable	<a href="#">Athlon Neo, Turion Neo, Sempron Mobile</a>	B G A	812	27 × 27 mm	<a href="#">HyperTranspo rt 1.0</a>	800 MHz
<a href="#">G34</a>	2010		serveur	<a href="#">Opteron 3<sup>e</sup> génération</a>		1974		<a href="#">HyperTranspo rt 3.0</a>	
Sockets Intel									
<a href="#">LGA775 Socket T</a>	2004		PC Bureau	<a href="#">Core 2 Extreme, Core 2 Quad, Duo &amp; Solo, Pentium Dual-Core, Pentium Extreme Edition, Pentium D, Pentium 4, Celeron</a>	LGA	775		<a href="#">FSB</a>	800 - 1 333 MHz
<a href="#">P</a>	2007		Portable	<a href="#">Core 2</a>	PGA	478	3,5 × 3,5 cm	<a href="#">FSB</a>	667 - 1 066 MHz
?	2008		Netbook	<a href="#">Atom</a>	BGA	441	1,4 × 1,3 cm	<a href="#">FSB</a>	400 - 533 MHz



# CYZE PRODUCTION

## VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

?	2008	<input type="checkbox"/>	Portable	<a href="#">Core2</a>	BGA	479	3,5 × 3,5 cm	<a href="#">FSB</a>	1066 MHz
?	2008	<input type="checkbox"/>	Portable	<a href="#">Core2</a>	BGA	956	2,2 × 2,2 cm	<a href="#">FSB</a>	800 - 1 066 MHz
?	2008	<input type="checkbox"/>	MID	<a href="#">Atom</a>	BGA	437	2,2 × 2,2 cm	<a href="#">FSB</a>	533 - 667 MHz
<a href="#">LGA1366</a>	2009	<input type="checkbox"/>	PC Bureau	<a href="#">Core i7</a>	LGA	1366		<a href="#">QPI</a>	
<a href="#">LGA1156</a>	2010	<input type="checkbox"/>	PC Bureau	<a href="#">Core i7</a> , <a href="#">Core i5</a>	LGA	1156		<a href="#">QPI</a>	
?	2009	<input type="checkbox"/>	Portable	<a href="#">Core i7 mobile</a>	PGA	989		<a href="#">QPI</a>	

### Sockets AMD

- [Socket 7](#) - [AMD K6](#)
- [Super Socket 7](#) - Faster Bus Speed - AMD K6-2, K6-III, Rise mP6
- [Socket 462](#) (aussi connu sous Socket A) - Derniers [Athlon](#), [Duron](#) et [Athlon XP](#), [Sempron](#) et Athlon mobiles
- [Socket 563](#) - Mobile [Athlon XP](#)
- [Socket S1](#) - [Sempron Mobile](#) et [Turion 64 X2](#)
- [Socket 754](#) - AMD [Athlon 64](#), [Turion 64](#) et [Sempron \(Paris, Palermo\)](#)
- [Socket 939](#) - AMD [Athlon 64](#), [Athlon 64 X2](#) (dual core)
- [Socket 940](#) - AMD [Athlon 64](#), [Opteron](#)
- [Socket AM2](#) - AMD [Athlon 64](#), [Athlon 64 X2](#) et [Sempron Manila](#)
- [Socket F](#) - [Opteron Seconde Génération \(Santa Rosa\)](#) (K8)
- [Socket F+](#) - [Opteron Troisième Génération](#) (K10)
- [Socket AM2](#) -
- [Socket AM2+](#) - AMD Phenom, Athlon X2, [Sempron Sparta](#) (LE-1 series)
- [Socket AM3](#) - AMD Phenom II (contrôleur mémoire [DDR3](#)) (sauf x4 940 (BE) et x4 920)

### Sockets Intel

- [Socket 1](#) - [486](#)
- [Socket 2](#) - 486
- [Socket 3](#) - 486

- [Socket 486](#) - 486
- [Socket 4](#) - Premiers Pentium (60-66 MHz)
- [Socket 5](#) - Pentium, IDT Winchip C6, Winchip 2
- [Socket 463](#) - (aussi connu sous [Socket NexGen](#)) - [NexGen Nx586](#)
- [Socket 6](#) - Intel 80486
- [Socket 7](#) - Pentium
- [Socket 8](#) - Pentium Pro
- [Socket 370](#) - Celeron, Pentium III, Cyrix III
- [Socket 423](#) - Pentium 4
- [Socket 478](#) - Intel Celeron, Pentium 4
- [Socket 479](#) - Mobile Pentium
- [Socket 479m](#) - (aussi connu sous Socket M) - Core 2 Duo Merom (plate-forme Napa Refresh), Intel Xeon Sossaman, Intel Core Duo (Yonah), Mobile Pentium Dual-core Yonah, Intel Core Solo (Yonah)
- [Socket P](#) - Core 2 Quad Penryn, Core 2 Extreme Penryn, Core 2 Extreme Merom, Core 2 Duo Penryn, Core 2 Duo Merom (plate-forme Santa Rosa), Core 2 Solo, Mobile Pentium Dual-core Merom, Mobile Celeron Core Penryn (T1700, T1600)
- [Socket 603](#) - Xeon
- [Socket 604](#) - Xeon
- [Socket 771](#) - Xeon

## **LGA**

---

- [LGA771](#) - Intel Xeon, Core 2 Extreme QX9775
- [LGA775](#) - (aussi connu sous LGA 775 ou Socket T) - Intel Pentium 4, Pentium D, Celeron D, Pentium Extreme Edition, Core 2 Duo, Core 2 Extreme, Celeron
- [LGA1156](#) - (aussi connu sous LGA 1156 ou Socket H) - [Intel Core i5](#) (Nehalem/Westmere)
- [LGA1366](#) - (aussi connu sous LGA 1366 ou Socket B) - [Intel Core i9](#), [Intel Core i7](#) (Nehalem/Westmere avec contrôleur mémoire intégré)

## **PAC**

---

- [PAC418](#) - [Itanium](#)
- [PAC611](#) - [Itanium 2](#)

## **Slots**

---

- [Slot 1](#) : Celeron, Pentium II, Pentium III
- [Slot 2](#) : Pentium II Xeon, Pentium III Xeon
- [Slot A](#) : I [Athlon](#) de première génération

- Slot B : DEC Alpha

## Mémoire vive

---

La **mémoire vive**, **mémoire système** ou **mémoire volatile**, aussi appelée **RAM** de l'anglais Random Access Memory (que l'on traduit en français par 'mémoire à accès direct'), est la mémoire informatique dans laquelle un ordinateur place les données lors de leur traitement. Les caractéristiques de cette mémoire sont :



- sa rapidité d'accès (cette rapidité est essentielle pour fournir rapidement les données au processeur) ;
- sa volatilité (cette volatilité implique que les données sont perdues dès que l'ordinateur cesse d'être alimenté en électricité).

## Désignation

---

La **mémoire vive (RAM)** est en opposition à la mémoire morte (ROM) : les données contenues dans la mémoire vive sont perdues lorsque l'alimentation électrique est coupée alors que la mémoire morte conserve ses données en absence d'alimentation électrique. La mémoire morte n'est donc pas volatile, ce qui la rend nécessaire au moment du démarrage d'un ordinateur. En effet, la mémoire vive est dans un état indéterminé et le disque dur est inaccessible lors du démarrage.

Rarement, on utilise le sigle **RWM** (pour Read Write Memory, soit mémoire en lecture écriture) pour désigner la RAM en mettant l'accent sur la possibilité d'écriture plutôt que l'accès arbitraire.

Les termes RAM et mémoire vive peuvent prêter à confusion car ils ne sont pas utilisés au sens littéral.

Littéralement, le terme RAM implique la possibilité d'un accès arbitraire aux données, c'est-à-dire un accès à n'importe quelle donnée n'importe quand, par opposition à un accès séquentiel, comme l'accès à une bande magnétique, où les données sont nécessairement lues dans un ordre défini à l'avance. Or les ROM et les mémoires flash jouissent de la même caractéristique d'accès direct.

## Technologie

---



Une carte mémoire RAM de 4 Min pour ordinateur VAX 8600 (circa 1986).



Différents types de **RAM**, de haut en bas : DIP, SIP, SIMM 30 broches, SIMM 72 broches, DIMM, RIMM.

La mémoire informatique est un composant qui fut d'abord magnétique (tores de ferrite), puis devint électronique dans les années 1970, qui permet de stocker et relire des informations binaires. Son rôle est notamment de stocker les données qui vont être traitées par l'unité centrale (ou le microprocesseur). La mémoire vive a un temps d'accès de quelques dizaines ou centaines de nanosecondes tandis que celui du disque dur est de quelques millisecondes (dix mille à cent mille fois plus).

La **RAM** présente la particularité qu'on peut y accéder à la fois en lecture et en écriture. Une activation électronique appropriée permet si besoin de verrouiller temporairement en écriture des blocs physiques donnés. L'adressage d'une mémoire (traduction de tensions électriques sur des fils en adresse mémoire) se fait par un mécanisme nommé le chip select. Il est très facile de munir un microprocesseur d'une mémoire non contiguë (par exemple de 0 à 4 095, puis un trou, puis de la mémoire entre 16 384 et 32 767), ce qui facilite beaucoup la détection d'erreurs d'adressage éventuelles.

Les informations peuvent être organisées en mots de 8, 16 ou 32 bits voire plus. Certaines machines anciennes avaient des mots de taille plus exotique, comme par exemple 60 bits pour le Control Data 6600, 36 bits pour l'IBM 7030 « Stretch » ou le DEC PDP-10 et 12 bits pour la plupart des premiers mini-ordinateurs de DEC, les appareils d'instrumentation travaillant au mieux sur 12 bits à l'époque. Mais :

- Dans les mémoires à parité, un neuvième bit (dit de contrôle de parité) existe de façon invisible,

- Dans les mémoires à correction automatique d'erreur sur 1 bit et détection sur plus d'un bit (ECC), ces bits invisibles sont parfois au nombre de six ou plus,
- Chaque mot des mémoires des serveurs modernes dits non-stop ou 24x365 dispose en plus des bits de correction de bits de remplacement qui prennent la relève du ou des bits défaillants à mesure du vieillissement de la mémoire : une défaillance de  $10^{11}$  chaque année se traduit en effet par plus d'un bit défaillant par an sur une mémoire de 128 Gio.

Les fabricants recommandent souvent d'utiliser de l'ECC à partir d'1 Gio de RAM (généralement pour les barrettes utilisées dans les serveurs, permettent de détecter les erreurs et de les corriger).

Il existe également des mémoires associatives.

## Divers types de mémoire vive

---

### Mémoire vive statique

---

- La mémoire vive statique SRAM (Static Random Access Memory), Static RAM, utilise le principe des bascules électroniques, elle est très rapide et ne nécessite pas de rafraîchissement, par contre, elle est chère, volumineuse et, grosse consommatrice d'électricité. Elle est utilisée pour les caches mémoire, exemple les tampons mémoire L1, L2 et L3 des microprocesseurs.
- La MRAM (Magnetic RAM). Technologie utilisant la charge magnétique de l'électron. Les performances possibles sont assez éloquentes, débit de l'ordre du gigabit par seconde, temps d'accès comparable à de la mémoire DRAM (~10 ns) et surtout non-volatilité des données. Étudiée par tous les grands acteurs de l'électronique, elle commence tout juste (juillet 2006) à être commercialisée et devrait prendre son essor à l'horizon 2010.
- La DPRAM (Dual Ported RAM). Technologie utilisant un port double qui permet des accès multiples quasi simultanés, en entrée et en sortie.

### Mémoire vive dynamique

---



SDRAM



RDRAM

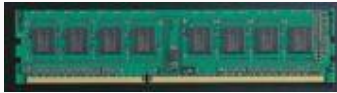




DDR SDRAM



DDR2 SDRAM



DDR3 SDRAM



XDR DRAM

La mémoire dynamique (DRAM, Dynamic RAM) utilise la capacité parasite drain/substrat d'un transistor à effet de champ. Elle ne conserve les informations écrites que pendant quelques millisecondes : le contrôleur mémoire est obligé de relire régulièrement chaque cellule puis y réécrire l'information stockée afin d'en garantir la fiabilité, cette opération récurrente porte naturellement le nom de « rafraîchissement ».

Malgré ces contraintes de rafraîchissement, ce type de mémoire est très utilisée car elle est bien meilleur marché que la mémoire statique. En effet, la cellule mémoire élémentaire de la DRAM est très simple (un transistor accompagné de son nano-condensateur) et ne nécessite que peu de silicium.

Les puces mémoires sont regroupées sur des supports SIMM (contacts électriques identiques sur les 2 faces du connecteur de la carte de barrette) ou DIMM (contacts électriques séparés sur les 2 faces du connecteur).

On distingue les types de mémoire vive dynamique suivants :

- SDRAM (Synchronous Dynamic RAM). Elle est utilisée comme mémoire principale et vidéo. Elle tend à être remplacée par la DDR SDRAM. Pour les machines de la génération Pentium II, Pentium III. On distingue la SDRAM 66, 100 et 133 (fréquence d'accès en MHz). Elle comporte normalement 168 broches.
- VRAM (Video RAM). Présente dans les cartes graphiques. Elle sert à construire l'image vidéo qui sera envoyée à l'écran d'ordinateur via le convertisseur RAMDAC.
- RDRAM (Rambus Dynamic RAM). Développée par la société Rambus, elle souffre notamment d'un prix beaucoup plus élevé que les autres types de mémoires et de brevets trop restrictifs de la part de la société créatrice. Elle est utilisée pour les machines de génération Pentium III et Pentium 4.

- [DDR SDRAM](#) (Double Data Rate Synchronous Dynamic RAM). Utilisée comme mémoire principale et comme mémoire vidéo, elle est synchrone avec l'horloge système mais elle double également la largeur de bande passante en transférant des données deux fois par cycles au lieu d'une seule pour la SDRAM simple. Elle est aussi plus chère. On distingue les DDR PC1600, PC2100, PC2700, PC3200, etc. Le numéro représente la quantité théorique maximale de transfert d'information en Mégaoctets par seconde (il faut multiplier par 8 pour obtenir cette vitesse en Mégabits par seconde, un octet étant composé de 8 bits). Pour les machines de génération [Pentium III](#) et [Pentium 4](#). Elle comporte normalement 184 broches.
- [DDR2 SDRAM](#) (Double Data Rate two [SDRAM](#)). On distingue les DDR2-400, DDR2-533, DDR2-667, DDR2-800 et DDR2-1066. Le numéro (400, 533, ...) représente la fréquence de fonctionnement. Certains constructeurs privilégient la technique d'appellation basée sur la quantité de données théoriquement transportables (PC2-4200, PC2-5300, etc.), mais certains semblent retourner à la vitesse réelle de fonctionnement afin de distinguer plus clairement la DDR2 de la génération précédente. Pour les machines de génération Pentium 4 et plus. Elle comporte normalement 240 broches.
- [DDR3 SDRAM](#) (Double Data Rate three [SDRAM](#)). Il s'agit de la 3<sup>e</sup> génération de la technologie [DDR](#). Les spécifications de cette nouvelle version ne sont pas encore finalisées par JEDEC (Septembre 2006). Les premiers [micro-ordinateurs](#) pouvant utiliser la DDR3 sont arrivés sur le marché pour la fin de 2007.
- [XDR DRAM](#) (XDimm Rambus RAM). Technologie basée sur la technologie [Flexio](#) développée par [Rambus](#). Elle permet d'envisager des débits théoriques de 6,4 Go/s à 12,8 Go/s en rafale.

## Fabricants de mémoire

---

### Puces mémoire

---

- [Cypress](#)
  - [Elpida](#)
  - [Hynix](#)
  - [IDT](#) (Integrated Device Technology)
  - [Qimonda](#) (ancienne division mémoire d'[Infineon](#) Technologies)
  - [Micron](#), 2<sup>e</sup> plus grand fabricant ([mars 2002](#)), elle fournit notamment la mémoire pour les consoles de jeux [Xbox](#)
  - [Nanya](#)
  - [Powerchip Semiconductor Corporation \(PSC\)](#)
  - [Samsung](#)
  - [Winbond](#)
-

## Barrettes de mémoire

---

- [A-Data](#)
- [Corsair](#)
- [Crucial](#)
- [DaneElec](#)
- [G.Skill](#)
- [Geil](#)
- [Kingston](#)
- [OCZ](#)
- [Patriot](#)
- [ProMos](#)
- [Samsung](#)
- [Shikatronics](#)
- [TEAM group](#)
- [Transcend](#)
- [Twinmos](#)

## Chipset

---

Un **chipset** (littéralement ensemble de puces) est un jeu de [composants électroniques](#) intégré dans un [circuit intégré](#) préprogrammé permettant de gérer les flux de données [numériques](#) entre le ou les processeur(s), la mémoire et les périphériques. On en trouve dans des appareils électroniques de type [micro-ordinateur](#), [console de jeux vidéo](#), [téléphone mobile](#), [appareil photo numérique](#), [GPS](#), etc.

## Caractéristiques techniques

---

Un chipset pour [micro-ordinateur](#) se trouve sur la [carte mère](#). Il est spécifiquement conçu pour un type de [microprocesseur](#) et joue un rôle important dans la souplesse des échanges d'une même carte. Les performances globales de l'ordinateur dépendent donc en grande partie des chipsets et de celle du [microprocesseur](#).

Son rôle est de gérer des flux de données [numériques](#) entre le [microprocesseur](#) et les divers composants et sous ensembles de composants de la carte mère, [bus informatique](#), [mémoire vive \(RAM\)](#), [accès direct à la mémoire \(DMA\)](#), [Bus IDE](#) ou [Serial ATA](#), [PCI](#), [AGP](#), [disque dur](#), [réseau informatique](#), [port série](#), [port parallèle](#), [USB](#), [FireWire](#), [clavier](#), [souris](#), [Entrées-Sorties](#), [carte graphique](#), [carte son](#), [Hyper-Threading](#), [Front side bus](#), [lecteur de disquette](#) et les entrées-sorties en général, etc.



Il est souvent décomposé en deux puces : le Northbridge ou SPP et le Southbridge ou MCP. Le fabricant du chipset peut être différent du fabricant de la carte mère ou de celui du microprocesseur mais doit être compatible.

Les capacités maximum d'évolution d'un compatible PC sont souvent directement liées aux chipsets qu'il contient (résolution graphique maximum, nombre de couleurs maximum, taille mémoire maximum, taille disque dur maximum, type de barrette mémoire RAM gérée maximum, vitesse maximum des bus, etc.).

Ce terme a aussi été utilisé dans les années 1980 et années 1990 pour désigner les puces audio et graphique dans les ordinateurs ou les consoles de jeux, avec par exemple le chipset d'origine de l'Amiga (Original Amiga chipset) ou celui du Sega System 16. Certains chipsets graphiques actuels comme les nForce de NVIDIA intègrent des fonctionnalités leur permettant de remplacer totalement une carte graphique (chipsetvidéo). La mémoire graphique du chipset vidéo étant généralement prise sur la mémoire vive de l'ordinateur, c'est pour cela que lorsqu'on installe par exemple 512 Mio de mémoire vive, le système n'en détecte que 448 Mio (64 Mio étant dédié à la mémoire graphique). Néanmoins et ce, de plus en plus souvent, la mémoire vive est partagée et non plus dédiée.

## Principaux fabricants de chipsets compatible pour PC dans le monde



Une carte mère de compatible PC x86 équipée de chipset



Carte graphique gérée par un ou plusieurs chipsets

## CYZE PRODUCTION

### VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

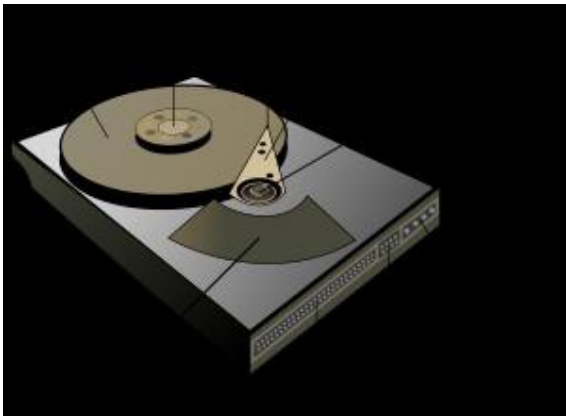
- [Intel](#)
  - i845E/GV Bus 533 MHz AGP4 2 Gio DDR PC2700 max.
  - i850° i855G (855GME pour les Pentium M)
  - i865G/P (4 Gio DDR 2 canaux FSB 533 MHz AGP8 serial ATA)
  - i875p = i865 optimisé
  - E7205 (pour serveur P4), E7500/E7501/E7505 (pour serveur Xeon), E7520/E7525/E7530 (serveur Bi-Xeon)
  - 910GML/GMZ, 915GM/PM, 945PM/GM
    - 945PM/GM + Intel PRO/Wireless 3945ABG + Intel Core Solo = Centrino (3<sup>e</sup> génération)
    - 945PM/GM + Intel PRO/Wireless 3945ABG + Intel Core Duo = Centrino Duo
  - 945GC Express / 945GSE Express (Pour [Intel Atom](#))
  - 910GL, 915P/PL/G/GL/GV, 925X/XE, 945P/PL/G/GZ, 955X (Pour Pentium D/XE)
  - 963Q, 965P/G/Q, 975X (Pour Intel Core 2 Duo)
  - Chipset Intel® série 3 : G31 / G33 / G35 / P31 / P35 / Q33 / Q35 / X38 (Pour les Core2 Duo/Quad) [\[1\]](#)
  - Chipset Intel® série 4 : G41 / G43 / G45 / P43 / P45 / Q43 / Q45 / X48 (Pour les Core2 Duo/Quad) [\[2\]](#)
  - Chipset Intel® série 5 : X58 (Pour les Core i7) [\[3\]](#)
- [VIA Technologies \(Cyrix\)](#)
  - VIA KT133 KT133A
  - VIA KT266A FSB 200/266 MHz AGP4
  - VIA KT333
  - VIA Apollo KT400A (Serial ATA)
  - VIA P4X400
  - K8T400M
  - VIA VX 800 pour [UMPC](#)
- [Silicon Integrated Systems](#)
  - SIS 645 648
  - SIS 650 651 655
  - SIS 735 740
- [nVIDIA](#)
- Carte graphique :
  - TNT : TNT2 Pro , TNT2 Ultra , TNT2 Model 64 (M64) , TNT Model 64 (M64) Pro

- Vanta , Vanta LT
- [GeForce](#) 1 : 256 , DDR
- [GeForce](#) 2 : GTS , Pro , TI , Ultra , MX , MX100 , MX200 , MX400 , MX Integrated graphics
- [GeForce](#) 3 : TI200 , TI500
- [GeForce](#) 4 : MX 420 , MX440 , MX440-SE , MX460 , MX Integrated graphics , MX 4000 , TI 4200 , TI4400 , TI4600 , TI4800 , TI4800SE
- [GeForce](#) 5 : FX5100 , FX5200 , FX 5200LE , FX 5200 Ultra , FX5500 , FX5600 , FX5600 Ultra , FX5600 SE , FX5600 XT , FX5700 , FX5700 VE , FX5700 Ultra , FX5700 LE , FX5800 , FX5800 Ultra , FX5900 , FX5900 Ultra , FX5900 XT , FX5900 ZT , FX5950 Ultra , PCX 5300 , PCX 5750 , PCX 5900
- [GeForce](#) 6 : 6100 , 6150 LE , 6150 , 6200 , 6200 LE , 6200 TC , 6200 SE TC , 6500 , 6600 , 6600 LE , 6600 VE , 6600 GT , 6610 XL , 6700 XL , 6800 , 6800 LE , 6800 XE , 6800 XT , 6800 GS , 6800 GT , 6800 Ultra
- [GeForce](#) 7 : 7100 GS , 7300 LE , 7300 SE , 7300 GS , 7300 GT , 7500 LE , 7600 GS , 7600 GT , 7800 GS , 7800 GT , 7800GTX , 7900 GS , 7900 GTO , 7900 GT , 7900 GTX , 7950GT , 7950 GX2
- [GeForce](#) 8 : 8300 GS , 8400 GS , 8500 GT , 8600 GT , 8600 GTS , 8800 GTS , 8800 GT , 8800 GTS V2 , 8800 GTX , 8800 Ultra
- [GeForce](#) 9 : 9600 GSO , 9600 GT , 9800 GT , 9800GTX , 9800 GX2
- [GeForce](#) 200 : GTX 260 , GTX 280 , GTX 295
- Quadro 2 : MXR , DCC , PRO , EX
- Quadro 4 : 200 , 400 NVS , 380 , 500 , 550 , 580 , 700 , 750 , 780 , 900 , 980 XGL
- Quadro FX : 330 , 350 , 500 , 540 , 550 , 560 , 600 , 700 , 1000 , 1100 , 1300 , 1400 , 1500 , 2000 , 3000 , 3000G , 3400 , 3450 , 3500 , 4000 SDI , 4400 , 4400G , 4500 , 4500SDI , 4500X2 , 5500 , 5500SDI
- Quadro NVS : 200 , 210s , 280 , 280SD , 400 , 440 , 280PCI , 285
- Chipset :
  - nForce 1 :
  - nForce 2 : Ultra 400Gb , Ultra 400R , Ultra 400.
  - nForce 3 : Go , Professional.
  - nForce 4 : SLI Intel , Series AMD , SLI/XE Ultra Intel , Intel x16.
  - nForce 5 : 520 , SLI/570/550 AMD , 590SLI AMD , 570 SLI Intel , 590 SLI Intel.
  - nForce 6 : 650i , SLI/650i Ultra , 680a SLI , 680 SLI/680i LT SLI.
  - nForce 7 : 750i SLI , 780i SLI , 790i SLI , 790i Ultra SLI
- [ATI \(processeur graphique de carte graphique\)](#) ([\(en\) Comparatif des chipsets ATI](#)) ([AMD](#))
  - [ATI Radeon](#) 9200 Pro
  - [ATI Radeon](#) 9500 Pro
  - [ATI Radeon](#) 9700 Pro 128DDR AGP8x

- [ATI Radeon](#) 9800 Pro (128 Mio)

## Disque dur

Un **disque dur**, en anglais hard drive (HD) ou hard disk drive (HDD), est une [mémoire de masse magnétique](#) très utilisée dans les [ordinateurs](#).



Date d invention	<a href="#">13 septembre 1956</a>
Inventé par	<a href="#">Reynold Johnson</a>
Se connecte à Contrôleur via :	
Interface PATA (IDE)	Interface SATA
Interface SCSI	Interface SAS
Segmentation du marché	
Ordinateur de bureau	Mobile
Entreprise	Consommateur
Autre/divers	
Fabricants courants :	
<a href="#">Hitachi</a>	<a href="#">Samsung</a>
<a href="#">Seagate</a>	<a href="#">Western Digital</a>

## Principe de fonctionnement [\[modifier\]](#)



L'intérieur d'un disque dur dont le plateau a été retiré. Sur la gauche se trouve le bras de lecture/écriture. Au milieu on peut voir les électro-aimants du moteur du plateau

Dans un disque dur, on trouve des plateaux rigides en rotation. Chaque plateau est constitué d'un disque réalisé généralement en aluminium, qui a les avantages d'être léger, facilement usinable et non magnétique. Des technologies plus récentes utilisent le verre ou la céramique, qui permettent des états de surface encore meilleurs que ceux de l'aluminium. Les faces de ces plateaux sont recouvertes d'une couche magnétique, sur laquelle sont stockées les données. Ces données sont écrites en code [binaire](#) [0,1] sur le disque grâce à une tête de lecture/écriture, petite antenne très proche du matériau magnétique. Suivant le flux électrique qui traverse cette tête, elle modifie le champ magnétique local pour écrire soit un 1, soit un 0, à la surface du disque. Pour lire, c'est le même principe qui est utilisé, mais dans l'autre sens : le champ magnétique local engendre un flux électrique au sein de la tête qui dépend de la valeur précédemment écrite, on peut ainsi lire un 1 ou un 0.

Un disque dur typique contient un axe central autour duquel les plateaux tournent à une vitesse de rotation constante. Les têtes de lecture/écriture sont reliées à une même armature qui se déplace à la surface des plateaux, avec une tête par plateau. L'armature déplace les têtes radialement à travers les plateaux pendant qu'ils tournent, permettant ainsi d'accéder à la totalité de leur surface.

L'[électronique](#) associée contrôle le mouvement de l'armature ainsi que la rotation des plateaux, et réalise les lectures et les écritures suivant les requêtes émises par le contrôleur du disque. Les [firmwares](#) des disques durs récents sont capables d'organiser les requêtes de manière à minimiser le temps d'accès aux données, et donc à maximiser les performances du disque.

## Mécanique [\[modifier\]](#)

---

### Plateaux [\[modifier\]](#)

---

Les plateaux sont solidaires d'un axe sur roulements à billes ou à huile. Cet axe est maintenu en mouvement par un moteur électrique. La vitesse de rotation est actuellement [\(2009\)](#) comprise entre 3 600 et 15 000 tours/minute (l'échelle typique des vitesses est 3 600, 4 200, 5 400, 7 200, 10 000 et 15 000 tours/minute). La vitesse de rotation est maintenue constante.

Les plateaux sont composés d'un substrat, autrefois en aluminium (ou en zinc), de plus en plus souvent en verre, traités par diverses couches dont une ferromagnétique recouverte d'une couche de protection. L'état de surface doit être le meilleur possible.

### Tête de lecture/écriture [\[modifier\]](#)

---



Le bras supportant les deux têtes de lecture/écriture. Les rayures visibles sur la surface du plateau indiquent que le disque dur était en panne, victime d'un «atterrissage».



Le moteur du bras, les deux parties blanches de part et d'autre de la bobine sont des aimants. Le couvercle contenant deux autres aimants a été retiré pour faire apparaître le pivot et la bobine.



Tête de disque dur de 1970

Fixées au bout d'un bras, elles sont solidaires d'un second axe qui permet de les faire pivoter en arc de cercle sur la surface des plateaux. Toutes les têtes pivotent donc en même temps. Il y a une tête par surface. Leur géométrie leur permet de voler au-dessus de la surface du plateau sans le toucher : elles reposent sur un coussin d'air créé par la rotation des plateaux. En 1997, les têtes volaient à 25 nanomètres de la surface des plateaux, aujourd'hui ([2006](#)) cette valeur est d'environ 10 nanomètres.

Le moteur qui les entraîne doit être capable de fournir des accélérations et décélérations très importantes. Un des algorithmes de contrôle des mouvements du bras porte-tête est d'accélérer au maximum puis de freiner au maximum pour que la tête se positionne sur le bon cylindre. Il faudra ensuite attendre un court instant pour que les vibrations engendrées par le freinage s'estompent.

À l'arrêt, les têtes doivent être parquées, soit sur une zone spéciale (la plus proche du centre, il n'y a alors pas de données à cet endroit), soit en dehors des plateaux.

Si une ou plusieurs têtes entrent en contact avec la surface des plateaux, cela s'appelle un atterrissage et provoque le plus souvent la destruction des informations situées à cet endroit. Une imperfection sur la surface telle qu'une poussière aura le même effet. La mécanique des disques durs est donc assemblée en [salle blanche](#) et toutes les précautions (joints, etc.) sont prises pour qu'aucune impureté ne puisse pénétrer à l'intérieur du boîtier (appelé « HDA » pour Head Disk Assembly en anglais).

Les technologies pour la conception des têtes sont (en [2006](#)) :

- [Tête inductive](#)
- [Tête MR](#) - MagnétoRésistive
- [Tête GMR](#) - Giant MagnétoRésistive

Électronique

---

Elle est composée d'une partie dédiée à l'asservissement des moteurs et d'une autre à l'exploitation des informations électriques issues de l'interaction électromagnétique entre les têtes de lecture et les surfaces des plateaux. Une partie plus informatique va faire l'interface avec l'extérieur et la traduction de l'adresse absolue d'un bloc en coordonnées à 3 dimensions (tête, cylindre, bloc).

L'électronique permet aussi de corriger les erreurs.

## Contrôleur de disque

---



Une carte contrôleur de disque dur [IDE](#) accolée à son disque

Un contrôleur de disque est l'[ensemble électronique](#) qui est connecté directement à la mécanique d'un disque dur. La mission de cet [ensemble](#) est de piloter les moteurs de rotation et de déplacement des têtes de lecture/enregistrement, ainsi que d'interpréter les signaux électriques reçus de ces têtes afin de les convertir en [bits](#) ou réaliser l'opération inverse afin d'enregistrer des données à un emplacement particulier de la surface des disques composant le disque dur.

Sur les premiers disques durs, comme par exemple le [ST-506](#), ces fonctions étaient réalisées par une carte électronique indépendante de l'ensemble mécanique. Le volumineux câblage d'interconnexion a rapidement favorisé la recherche d'une solution plus compacte : le contrôleur de disque se trouva alors accolé au disque donnant naissance aux standards [SCSI](#) et [IDE](#).

L'appellation « Contrôleur de disque » est souvent employée par erreur en remplacement de « [Contrôleur ATA](#) » ou « [Contrôleur SCSI](#) ». En effet un contrôleur de disque pilote juste la partie mécanique d'un disque dur, pendant que les autres pilotent des périphériques variés : disque dur bien sûr mais aussi [lecteur de CD](#), dérouleur de [bande magnétique](#), [scanner](#), etc.

## Types d'interface des disques durs

---





Un disque dur à interface [SCSI](#)

Les interfaces des disques durs ont largement évolué avec le temps dans un souci de simplicité et d'augmentation des performances. Voici quelques interfaces possibles :

- [Storage Module Device](#) (SMD), très utilisée dans les [années 1980](#), elle était principalement réservée pour les disques de grande capacité installés sur des serveurs.
- [SA-1000](#) un bus utilisé en micro informatique, d'où le [ST-506](#) est dérivé.
- [ST-506](#), très utilisée au début de la micro-informatique dans les années 1980.
- [ESDI](#) (Enhanced Small Device Interface), a succédé au [ST-506](#), qu'elle améliore.
- L'interface [IDE](#) (ou [PATA](#) par opposition au SATA, voir plus loin), la plus courante dans les machines personnelles jusqu'à [2005](#), appelée aussi ATA (AT ATTACHMENT), à ne pas confondre avec S-ATA, cette dernière l'ayant remplacée.
- [SCSI](#) (Small Computer System Interface), plus chère, mais offrant des performances supérieures. Toujours utilisée et améliorée (passage de 8 à 16 bits notamment, et augmentation de la vitesse de transfert, normes SCSI-1, SCSI-2, SCSI-3).
- [SAS \(Serial Attached SCSI\)](#), combine les avantages du [SCSI](#) avec ceux du [Serial ATA](#) (elle est compatible avec cette dernière).
- [Serial ATA](#) (ou S-ATA), est une interface série, peu coûteuse et plus rapide qu'ATA (normes SATA et SATA II), c'est la plus courante désormais ([2008](#)).
- [Fibre-Channel](#) (FC-AL), est un successeur du SCSI. La liaison est série et peut utiliser une connectique fibre optique ou cuivre. Principalement utilisée sur les serveurs.

## Alimentation électrique

---

- Elle s'effectue en général par un connecteur [Molex](#). Beaucoup de disques durs Serial ATA n'utilisent pas de connecteur molex pour être alimentés mais une prise longue et plate caractéristique de cette norme de transfert.

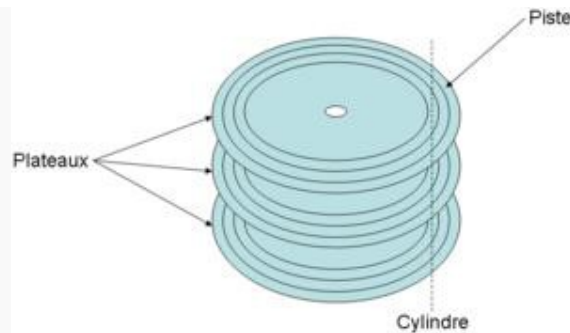
## Géométrie

---

Chaque plateau (possédant le plus souvent 2 surfaces utilisables) est composé de pistes concentriques. Les pistes situées à un même rayon forment un cylindre.

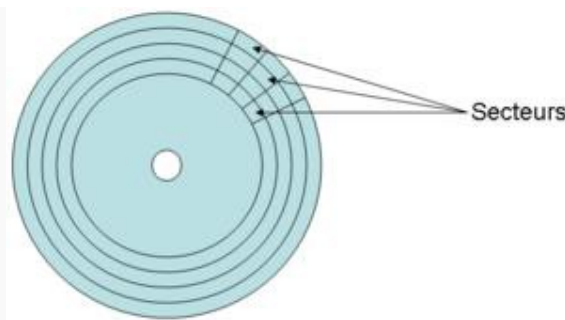


Ici 3 plateaux ; 6 têtes de lectures car 6 surfaces à lire.



Géométrie d'un disque dur

La piste est délimitée en secteurs (aussi appelés blocs) contenant les données.



Géométrie d'une surface. Les pistes sont concentriques, les secteurs contigus.

En adressage CHS il faut donc trois coordonnées pour accéder à un bloc (ou secteur) de disque :

1. le numéro de la tête de lecture (choix de la surface)
2. le numéro de la piste (détermine la position du bras portant l'ensemble des têtes)
3. le numéro du bloc (ou secteur) sur cette piste (détermine à partir de quand il faut commencer à lire les données).

Cette conversion est faite le plus souvent par le contrôleur du disque à partir d'une adresse absolue de bloc appelée LBA (un numéro compris entre 0 et le nombre total de blocs du disque diminué de 1).

Puisque la vitesse de rotation du disque est constante les pistes extérieures ont une plus grande longueur que les pistes intérieures (leur circonférence est plus grande). Sur les premiers disques durs (ST-506 par exemple) le nombre de secteurs par rotation était indépendant du numéro de piste (donc les informations étaient stockées avec une densité spatiale variable selon la piste). Depuis les années 1990 et la généralisation du zone bit recording la densité d'enregistrement est devenue constante en faisant varier le nombre de secteurs selon la piste.

Sur les premiers disques, une surface était formatée en usine et contenait les informations permettant au système de se synchroniser (de savoir quelle était la position des têtes à tout moment). Cette surface était dénommée

« servo ». Par la suite, ces zones de synchronisation ont été insérées entre les blocs de données, mais elles sont toujours formatées en usine (dans la norme [SCSI](#) il existe une commande FORMAT qui réenregistre intégralement toutes les informations de toutes les surfaces, elle n'est pas nécessairement implémentée sur tous les disques).

Typiquement donc, on trouvera sur chaque piste une succession de :

1. un petit espace « blanc » (« gap » en anglais) : il laisse à la logique du contrôleur de disque une zone inutilisée de cette piste du disque pendant le temps nécessaire à la bascule du mode lecture au mode écriture et inversement (cela permet également de compenser de légères dérives de la vitesse de rotation des surfaces de disque) ;
2. une zone servo : elle contient des « tops » permettant de synchroniser la logique du contrôleur de disque avec les données qui vont défiler sous la tête de lecture juste après ;
3. un en-tête contenant le numéro du bloc qui va suivre : il permet au contrôleur du disque de déterminer le numéro de secteur que la tête de lecture va lire juste après (et par là de déterminer également si le bras portant les têtes est positionné sur la bonne piste) ;
4. les données : ce qui est véritablement stocké par l'utilisateur du disque ;
5. une somme de contrôle permettant de détecter/corriger des erreurs : cela fournit également un moyen de mesurer le vieillissement du disque dur (il perd petit à petit de sa fiabilité).



Format d'un secteur. Il ne contient pas que les données stockées, mais aussi un préambule permettant de synchroniser le système d'asservissement du disque, un en-tête avec l'identifiant du bloc et enfin une [somme de contrôle](#) ( ) permettant de détecter d'éventuelles erreurs.

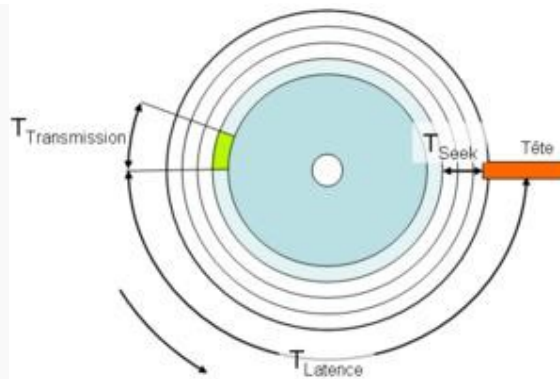
## Mesurer la capacité

La capacité d'un disque dur peut être calculée ainsi : nombre de cylindres \* nombre de têtes \* nombre de secteurs par piste \* nombre d'octets par secteur (généralement 512).

Cependant les nombre de cylindres, têtes et secteurs sont fausses pour les disques utilisant le zone bit recording (enregistrement à densité constante), ou la translation d'adresses [LBA](#). Sur les disques ATA de taille supérieure à 8 Go, les valeurs sont fixées à 255 têtes, 63 secteurs et un nombre de cylindres dépendant de la capacité réelle du disque afin de maintenir la compatibilité avec les systèmes d'exploitation plus anciens.

Par exemple avec un disque dur S-ATA Hitachi de fin 2005 : 63 secteurs \* 255 têtes \* 10 011 cylindres \* 512 octets/secteur = 82 343 278 080 octets soit 76,688 Gio (ou 82,343 Go).

## Performances



Pour lire le secteur (en vert) situé sur une piste interne à l'opposé de la tête de lecture (en rouge), il faut déplacer la tête vers l'intérieur ( $T_{\text{Seek}}$ ), attendre que le bloc arrive sous la tête ( $T_{\text{Latence}}$ ) puis lire la totalité du bloc ( $T_{\text{Transmission}}$ ). Il est possible d'optimiser le temps d'accès en prenant en compte la vitesse de rotation pendant que la tête se déplace.

Le temps d'accès et le débit d'un disque dur permettent d'en mesurer les performances. Les facteurs principaux à prendre en compte sont :

1. **le temps de latence**, facteur de la vitesse de rotation des plateaux. Le temps de latence (en secondes) est égal à 60 divisé par la vitesse de rotation en tours par minute. Le temps de latence moyen est égal au temps de latence divisé par 2 (car on estime que statistiquement les données sont à un demi-tour près des têtes). Dans les premiers disques durs, jusqu'en 1970, le temps de latence était d'un tour : on devait en effet attendre que se présente la home address, rayon origine (1/2 tour) devant les têtes, puis on cherchait le ou les secteurs concernés à partir de cette home address (1/2 tour). IBM munit des disques 3033 d'une piste fixe entière destinée à l'adressage, et qui éliminait le besoin de home address.
2. **le temps de recherche**, ou seek time en anglais, est le temps que met la tête pour se déplacer jusqu'au cylindre choisi. C'est une moyenne entre le temps piste à piste, et le plus long possible (full-stroke).
3. **le temps de transfert** est le temps que vont mettre les données à être transférées entre le disque dur et l'ordinateur par le biais de son interface.
















Pour estimer le temps de transfert total, on additionne ces trois temps. On pourra rajouter le temps de réponse du contrôleur, etc. Il faut souvent faire attention aux spécifications des constructeurs, ceux-ci auront tendance à communiquer les valeurs de pointe au lieu des valeurs soutenues (par exemple pour les débits).

Voici deux disques comparés. Le premier, le DEC RP07 équipait les ordinateurs DEC des années 1970-80, tandis que le Maxtor est un disque de 3,5 pouces récent (2004). Ils peuvent tous les deux être considérés comme des disques haut de gamme au moment de leur mise sur le marché.

	DEC RP07		Maxtor Atlas 15k
--	----------	--	------------------

# CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

Hauteur (cm)	118		2,6
Largeur (cm)	67,3		10,1
Profondeur (cm)	83,8		14,7
Masse (kg)	181		0,81
Capacité (Mo)	516		150 528 (150,5 Go)
Vitesse de rotation (t/m)	3 633		15 000
Temps de latence moyen (ms)	8,3		2
Seek time piste à piste (ms)	5		0,3/0,5
Seek time maximum (ms)	-		9
Seek time moyen	23		3,4/3,8
Taux de transfert maximum (Mo/s)	2,1		100
Taux de transfert soutenu (Mo/s)	-		98
Nombre de surfaces	16 + 1 servo		8
Nombre de plateaux	9		4
Secteur/piste	-		50

Tél : (00229) 96 15 81 18

E-mail : [cyze2002@yahoo.fr](mailto:cyze2002@yahoo.fr) / [cyze2002@hotmail.com](mailto:cyze2002@hotmail.com)

CYZE PRODUCTION

Octets/secteur	512	<input type="checkbox"/>	512
Interface	MASSBUS	<input type="checkbox"/>	<a href="#">SCSI</a> Ultra 320

L'ajout de [mémoire vive](#) sur le contrôleur du disque permet d'augmenter les performances. Cette mémoire sera remplie par les blocs qui suivent le bloc demandé, en espérant que l'accès aux données sera séquentiel. En écriture, le disque peut informer l'hôte qui a initié le transfert que celui-ci est terminé alors que les données ne sont pas encore écrites sur le média lui-même. Comme tout système de [cache](#), cela pose un problème de cohérence des données.

## Capacité de stockage

---

Les disques durs ayant les capacités les plus importantes sur le marché dépassent les [2 To](#) (téra-octets) ([2008](#)). La capacité des disques durs a augmenté beaucoup plus vite que leur rapidité, limitée par la mécanique. Le standard 2008 est de 500 Go pour les PC de bureau (à partir de 0,1 par Go en août 2008) et de 160 Go pour les PC portables. Le standard 1997 était de 2,0 Go pour les disques durs de 3,5 pouces

## Gestions des secteurs défectueux

---

Les anciens disques durs utilisant l'interface MFM, comme par exemple le Maxtor XT-2190, disposaient d'une étiquette permettant de répertorier les secteurs défectueux. Lors du formatage et donc, en vue d'une préparation à l'utilisation, il était nécessaire de saisir manuellement cette liste de secteurs défectueux afin que le système d'exploitation n'y accède pas. Cette liste n'était pas forcément vierge au moment de l'achat. En général, lorsque l'étiquette était totalement remplie, il devenait urgent de changer le disque dur.

Avec le temps, les contrôleurs ont pris en charge matériellement les secteurs défectueux. Une zone du disque dur est réservée à la ré-allocation des secteurs déjà défectueux ou le devenant. Les performances en trouvent réduite, mais le nombre de secteurs est tellement faible, que cela passe totalement inaperçu.

Cependant, l'usure de la couche magnétique, importante à l'époque <sup>(Quand ?)</sup> mais très réduite aujourd'hui <sup>(Quand ?)</sup>, pouvait causer la perte de secteurs de données. Ainsi, la récupération des secteurs défectueux sur les anciennes générations de disques durs était un vrai casse-tête pour les techniciens. Il fallait parfois des heures pour récupérer seulement quelques secteurs devenus illisibles avec le temps. Quand cela était possible.

Aujourd'hui (2008), le contrôleur embarqué gère cela de façon totalement transparente pour l'utilisateur, mais l'informe de son état avec le SMART ([Self-Monitoring, Analysis and Reporting Technology](#)). Attention cependant, dans la grande majorité des cas, le contrôleur ne tente pas une récupération des nouveaux secteurs défectueux, mais les marque simplement. Ils seront ré-alloués au prochain formatage bas-niveau par des secteurs de remplacement parfaitement lisibles. Cependant, suivant le contrôleur et l'algorithme utilisé, la ré-allocation a lieu

pendant le fonctionnement. Il n'est pas possible de connaître précisément le fonctionnement de la gestion des secteurs défectueux, les fabricants ne communiquent pas ce type d'informations.

## Formats

---

Les dimensions des disques durs sont normalisées :

- 19 pouces pour les anciens disques (à interface SMD).
- 8 pouces : génération suivante, permettant de mettre deux disques sur une largeur de baie.
- 5,25 pouces : format apparu dans les années 1980, on le trouve aussi en demi-hauteur.
- 3,5 pouces est la taille standard depuis de nombreuses années jusqu'à ce jour (2009).
- 2,5 pouces pour les ordinateurs portables à l'origine et installé sur certains serveurs depuis 2006.
- 1,8 pouce pour les baladeurs numériques, les ordinateurs ultraportables, certains disques durs externes.

Les plus petits disques entrent dans la catégorie des microdrives, avec une taille de 1 pouce.

Ces formats sont nommés d'après la taille approximative des plateaux. Cependant, la normalisation concerne la taille du boîtier.

## Microdrives

---

Les microdrives ont été créés par IBM. Ils ont été développés puis commercialisés en 1999 pour répondre aux besoins des baladeurs numériques et surtout de la photographie numérique.

Les disques "microdrive" sont au format des cartes mémoires CompactFlash (CF type 2) et sont utilisés de la même manière. Leur capacité varie de 170 Mo à 8 Go.

Ils sont néanmoins plus chers (mécanique de précision avec systèmes antichocs), plus fragiles cependant, et consomment davantage à cause de leur micromoteur.

Ils sont principalement utilisés dans les appareils photos professionnels et dans certains lecteurs MP3 en raison de leurs capacités importantes. Ce succès a rendu leur prix plus abordable.

Depuis environ 2007, ce type de disque dur est en concurrence frontale avec les mémoire flash, qui sont moins sensibles aux chocs, car faites d'électronique pure, et dont le coût devient de plus en plus abordable.

## Émulation

---

Parfois il est nécessaire d'avoir un périphérique en tout point similaire à un disque dur, mais avec des temps d'accès beaucoup plus rapides, au détriment de la capacité. Il y a deux façons d'atteindre ce but : soit par l'utilisation d'un disque SSD, soit par la création d'un disque virtuel, comme décrit ci-dessous.

## Les disques virtuels

---

Parfois aussi appelés RAM Disques. C'est un artifice qui permet d'émuler un disque dur à partir d'un espace alloué en mémoire centrale. Sa création, son effacement et son accès se font par le biais d'appels systèmes

(le [noyau](#) peut contenir des [pilotes](#) adéquats). Les temps d'accès sont extrêmement rapides ; en revanche, par construction, leur capacité ne peut excéder la taille de la mémoire centrale.

Les données étant perdues si la mémoire n'est plus alimentée électriquement, on les utilise en général pour des fichiers en lecture seule, copies de données sur disque, ou pour des fichiers intermédiaires dont la perte importe peu.

- rangement de données très souvent consultées (par exemples fichiers .h en [langage C](#))
- rangement de fichiers intermédiaires de [compilation](#) (sous [Linux](#), fichiers .o)

## Le concurrent du HDD : le [Solid State Drive](#)

---

Un [SSD](#) (pour Solid State Drive) a extérieurement l'apparence d'un disque dur classique, y compris l'interface, mais est constitué de plusieurs puces de [mémoire flash](#) et ne contient aucun élément mécanique. Il est parfois appelé, à tort, "disque SDD".

Par rapport à un disque dur, les temps d'accès sont très rapides pour une consommation généralement inférieure [\[2\]](#), mais lors de leur introduction, leur capacité était encore limitée à 512 [Mo](#). En [2009](#), on trouve des modèles de 128 Go à des prix d'environ 350 \$ ce qui reste nettement plus cher qu'un disque dur.

A leur arrivée sur le marché en 2008 les SSD souffraient d'un défaut: leur nombre de cycles d'écriture était limité de 100 000 à 5 000 000 pour les meilleures cellules, leur donnant une durée de vie limitée (de plusieurs années, comptez entre 50 et 100 ans) ce qui reste largement suffisant pour une utilisation classique. Il faudra attendre fin 2008 pour que pratiquement tous les modèles règlent leurs problèmes d'instabilité/débit. Les disques durs classiques ne souffrent théoriquement pas de ces limitations et cela est principalement dû à la technologie qui diffère.

Depuis 2008, on voit la commercialisation de [portables](#) (généralement des ultra portables) équipés de SSD à la place du disque dur, par la plupart des grands constructeurs (Apple, Sony, Dell, Fujitsu, Toshiba...).

## Disques durs hybrides

---

A mi-chemin entre le disque dur et le [SSD](#) (Solid State Drive - entièrement composé de mémoire Flash), les disques durs hybrides sont des disques magnétiques classiques accompagnés d'un petit module de mémoire Flash.

Développé en priorité pour les portables, l'avantage de ces disques est de réduire la consommation d'énergie, d'augmenter la vitesse de démarrage et d'augmenter la durée de vie du disque dur.

Lorsqu'un ordinateur portable équipé d'un disque hybride a besoin de stocker des données, en fait, il les range temporairement dans la mémoire flash ce qui évite aux pièces mécaniques de se mettre en route.

L'utilisation de la mémoire Flash devrait permettre d'améliorer de 20 % les chargements et le temps de démarrage des PC. Les PC portables devraient eux profiter d'une augmentation d'autonomie de 5 à 15 %, ce qui pourrait se traduire par un gain de 30 minutes sur les dernières générations de PC portables.

## Histoire

---

Les ingénieurs d'IBM n'étaient pas satisfaits des systèmes de stockage sur tambours magnétiques : l'efficacité volumétrique était très faible, les tambours occupaient beaucoup d'espace pour peu de capacité. En 1953, un ingénieur récemment embauché eut l'idée de superposer des plateaux le long d'un axe et d'y adjoindre une tête de lecture/écriture mobile, située sur un axe parallèle à celui des plateaux. Cette tête venait s'insérer entre les plateaux pour lire les informations, mais devait se retirer complètement pour passer d'un plateau à un autre. Un prototype fut construit avec une vitesse de rotation de 1 200 tours/minute et avait un taux de transfert de 8.8 Ko/s. À cette vitesse il était compliqué de maintenir les têtes au-dessus de la surface des plateaux. L'idée fut alors d'injecter de l'air sous-pression au travers de la tête de lecture, ce qui la maintenait au-dessus du plateau. La distance tête-plateau était de 20  $\mu$ m.

En 1956, le premier système de ce type a été dévoilé au public par IBM suite à une demande de l'US Air Force, il fut baptisé RAMAC (Random Access Method of Accounting and Control), modèle 305, et la production commerciale commença en juin 1957. Jusqu'à 1961 plus d'un millier d'unités furent vendues. Son prix : 10 000 dollars (de l'époque) par mégaoctet.

Le RAMAC 305 était constitué de 50 disques de 24 pouces de diamètre, deux têtes de lecture/écriture qui pouvaient se déplacer d'un plateau à un autre en moins d'une seconde. La capacité totale était de cinq millions de caractères.

Le RAMAC avait déjà un concurrent : le Univac File Computer, composé de 10 tambours magnétiques chacun d'une capacité de 180 000 caractères. Bien que ce dernier ait eu une vitesse supérieure, c'est le RAMAC, qui pouvait stocker trois fois plus d'informations, qui avait le rapport coût/performance le plus intéressant pour le plus grand nombre d'applications.

En juin 1954 J. J. Hagopian, ingénieur IBM, a l'idée de faire « voler » les têtes de lecture/écriture au-dessus de la surface des plateaux, sur un coussin d'air. Il propose le design de la forme de ces têtes. En septembre 1954 il dessine l'équivalent des disques durs actuels : des plateaux superposés et un axe sur lequel sont fixées les têtes de lecture/écriture. Cela deviendra un produit commercial en 1961 sous la dénomination « IBM 1301 Disk Storage ».

Fin 1969, trois ingénieurs réfléchissent à ce qui pourrait être pour eux le système disque idéal. Ils tombent d'accord sur un modèle composé de deux disques de 30 Mo chacun, l'un amovible, l'autre fixe. « 30 - 30 » donc, qui est aussi un modèle de carabine Winchester. Le nom est resté, et encore aujourd'hui un disque Winchester désigne un disque dur non amovible (soit quasiment tous les disques produits aujourd'hui).

En 1998, année où l'on commémorait le centenaire de l'enregistrement magnétique (inventé par le Danois Valdemar Poulsen), IBM commercialisa le premier disque dur de 25 gigaoctets (Deskstar 25 GP), capacité présentée à l'époque par la presse comme disproportionnée par rapport aux besoins réels des particuliers. En 50 ans, la capacité des disques durs a été multipliée par un facteur 500 000 puisqu'un disque dur de 2007 peut atteindre 1 To.



Plus de 3,5 millions de téra-octets sont stockés chaque année sur des périphériques de stockage de masse de type disques durs magnétiques<sup>1</sup>. La surface occupée par un bit d'information sur le disque se voit réduite d'un facteur 100 000 en trente ans de recherches et d'innovations, améliorant fondamentalement les capacités de stockage, les temps d'accès, l'encombrement et le coût de stockage.

En 29 ans, le prix du mégaoctet a été divisé par 1,3 million. Le constructeur Seagate a par exemple livré son premier disque dur en [1979](#). Baptisé [ST-506](#), il pouvait stocker 5 Mo de données et coûtait à l'époque 1 500 dollars, soit 300 dollars par mégaoctet. Aujourd'hui ([2008](#)), alors que ce constructeur en est à son milliardième disque dur livré, le mégaoctet d'un disque dur ne coûte plus que 0,00022 dollar, soit un cinquantième de cent environ<sup>2</sup>.

Il a remplacé efficacement dans les [années 1970](#) les [tambours](#) (aujourd'hui obsolètes) et les [bandes](#), reléguant peu à peu ces dernières à de simples supports d'[archivage](#) et de [sauvegarde](#) dans les [années 1990](#). Dans les [années 2000](#), il se met à concurrencer ces dernières en raison de la baisse de son coût au gigaoctet et de sa plus grande commodité d'accès ; vers la fin de cette même décennie, il commence à être remplacé lui-même comme mémoire de masse, pour les petites capacités (4 à 32 Go), par des stockages à [mémoire flash](#) qui, bien que plus onéreux, n'imposent pas le délai de [latence](#) dû à la rotation des plateaux.

Les disques durs ont été développés à l'origine pour les ordinateurs. Tout d'abord en attachement local, ils peuvent être aujourd'hui organisés en réseaux ([NAS](#) et [SAN](#)) de capacité et de [fiabilité](#) croissantes. Les disques durs font l'objet de multiples usages au-delà des ordinateurs, on peut les retrouver notamment dans des [caméscopes](#), des [lecteurs/enregistreurs de DVD](#) de salon, des [consoles de jeux vidéo](#), des [assistants numériques personnels](#) et des [téléphones mobiles](#).

## Quelques dates de lancement

---

- Premier disque 1 To : mai 2007 (Hitachi Deskstar)
- Premier disque 2 To : janvier 2009 (Western Digital)
- ...

## Fabricants

---

Le nombre de fabricants de disques durs est assez limité de nos jours, en raison de divers rachats ou fusions d'entreprises, voire l'abandon par certaines entreprises de cette activité.

- [Cornice](#)
- [ExcelStor](#)
- [Fujitsu](#)
- [GS-Magic](#)
- [Hitachi GST](#)
- [Samsung](#)

- [Seagate](#)
- [Toshiba](#)
- [Western Digital](#)

Constructeurs historiques :

- [Bull périphériques](#)
- CDC (Imprimis)
- [Conner Peripherals](#)
- [Hewlett-Packard](#)
- [IBM](#)
- [Maxtor](#)
- Micropolis
- [NEC](#)
- Quantum
- Storage Technology
- Tandem
- Univac

## CMOS

### Complementary metal oxide semi-conductor

---

Le terme **CMOS (Complementary Metal Oxide Semiconductor)** désigne une technologie de fabrication de [composants électroniques](#) et, par extension, l'ensemble des composants fabriqués selon cette technologie. À l'instar de la famille [TTL](#), ces composants sont en majeure partie des [portes logiques](#) (NAND, OR, etc.).

Dans ces circuits, un étage de sortie est composé d'un ensemble de [transistors](#) à effet de champ N et P ([MOSFET](#)) placés de manière symétrique et réalisant chacun la même fonction. Du fait de leur caractéristique de fonctionnement inversée, un transistor est passant alors que l'autre est bloquant (ils sont donc complémentaires, d'où l'appellation complementary).

### Technologie de fabrication de composant logique

---

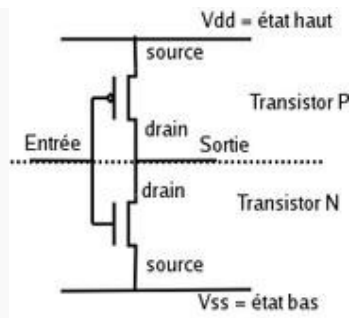


schéma d'un inverseur CMOS

Pour expliquer le fonctionnement, on peut prendre par exemple le circuit le plus simple existant, l'inverseur CMOS (fonction **NON**), composé de deux **transistors**, un N et un P. La **table de vérité** de l'inverseur est la suivante :

Inverseur	
Entrée	Sortie
0	1
1	0

Si on applique à l'entrée un niveau haut, le **transistor N** est passant et le **P** est bloqué. On place ainsi la sortie au potentiel Vss, soit à l'état bas. Inversement, quand on met l'entrée à l'état bas, le **transistor P** est passant et le N est bloqué. La sortie est donc à l'état haut. On a donc bien réalisé une fonction inversion.

En fonctionnement normal, il n'y a aucun chemin entre Vdd (l'alimentation positive) et Vss (la masse) ; la consommation est donc nulle en régime établi. Cependant, durant les transitions entre états (passage du niveau haut au niveau bas et inversement), les deux transistors sont simultanément conducteurs pendant un court laps de temps, ce qui entraîne une consommation d'énergie. C'est pour cela que plus la fréquence de l'horloge d'un circuit intégré CMOS est élevée, plus ce circuit consomme d'énergie. De la même manière, à une fréquence donnée, plus un circuit intégré CMOS comporte de transistors, plus il consomme d'énergie.

On réalise de la même manière toutes les portes : **ET** avec deux P en parallèle et deux N en série suivis d'un inverseur, **OU** avec deux P en série et deux N en parallèle suivis d'un inverseur, etc.

## Circuit spécialisé

Par extension, le terme CMOS est aussi employé pour désigner un circuit spécialisé présent dans les **micro-ordinateurs**. Ce dernier contient une petite **mémoire** ainsi qu'une **horloge** maintenues en fonctionnement

permanent grâce à une [pile](#) ou à un [accumulateur](#) (rechargé automatiquement lorsque l'alimentation est en service). La technologie CMOS est ici privilégiée car, grâce à sa consommation extrêmement réduite (de l'ordre de 10  $\mu$ A), elle permet de longues durées d'interruption de l'alimentation principale. La mémoire contient quelques dizaines d'[octets](#), utilisés pour stocker des informations décrivant la configuration de l'ordinateur (détail des disques durs ), des données nécessaires au fonctionnement de son BIOS et au [système d'exploitation](#), ainsi que l'heure et la date. Ce composant est une cible intéressante pour les [virus](#) car il reste allumé même lorsque l'alimentation est coupée.

## Historique

---

Dès 1930, [Julius Edgar Lilienfeld](#), de l'université de Leipzig, déposait un brevet dans lequel il décrivait un élément assez proche du transistor MOS et qui aurait pu constituer le premier [transistor](#) de l'histoire. Il fallut cependant attendre le début des [années 1960](#) pour voir apparaître les premiers dispositifs MOS puis CMOS industriels, dont le développement avait été rendu possible par les progrès enregistrés dans le domaine des [transistors bipolaires](#), et en particulier la résolution des problèmes d'interface oxyde-semiconducteur. Aujourd'hui, le transistor MOS constitue, grâce à sa simplicité de fabrication et à ses dimensions réduites, l'élément fondamental des circuits intégrés numériques<sup>3</sup>.

## Pile électrique

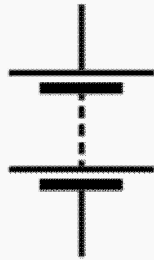
---

Une **pile électrique** (ou plus simplement **pile**) est un dispositif [électrochimique](#) transformant l'[énergie](#) d'une [réaction chimique](#) en [énergie électrique](#). Dans une pile du commerce, les [réactifs](#) sont introduits à la [fabrication](#). Quand ils sont épuisés, la tension s'effondre et on doit remplacer la pile usagée.

À l'origine, le terme désignait un élément unique composé d'un empilement d'une rondelle d'un métal et d'un autre baignant dans un [électrolyte](#). Par extension, le mot « pile » désigne toute batterie monobloc non rechargeable. Cependant, le terme « batterie » désigne un ensemble d'éléments utilisés en série pour obtenir une tension souhaitée, dans un emballage unique. Une batterie peut ou ne pas être rechargeable. Dans le langage courant, c'est généralement une batterie lorsqu'elle est rechargeable, notamment batterie de voiture, au plomb. Mais la locution « pile rechargeable » n'a pas de sens. De même, par abus de langage, le terme « pile » est utilisé pour désigner d'autres générateurs électrochimiques : [pile à combustible](#), [accumulateur électrique](#).



## Principe



Symbole d'une pile.

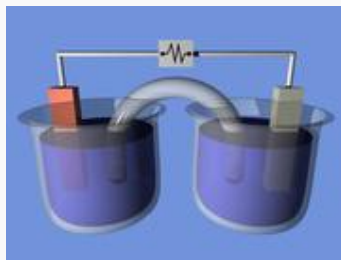


Schéma d'une pile. Chaque récipient sert de demi-cellule. Dans chaque demi-cellule, une électrode (symbolisée par une brique) y est plongée. Les deux demi-cellules sont également reliées par un [pont salin](#), lequel sert au maintien de l'équilibre des charges électriques. Ce pont permet le passage d'[ions](#), mais pas celui du solvant. Lorsque les électrodes sont constituées de matériau présentant une [différence de potentiel](#) suffisante, un courant électrique s'établit de la [cathode](#) à l'[anode](#), c'est-à-dire de l'électrode positive à l'électrode négative.

Le boîtier d'une pile abrite une réaction chimique entre deux substances dont l'une peut céder facilement des électrons (matériau réducteur), et l'autre qui les absorbe (matériau oxydant). Chacune de ces réactions chimiques est dite « demi-réaction ». Lorsque proprement combinées, elles forment une [réaction d'oxydo-réduction](#). Chaque demi-réaction survient dans une solution où se produit un échange d'électrons. Ce sont ces électrons qui sont échangés entre les deux substances. Pour assurer l'équilibre des charges électriques, il faut relier les deux solutions à l'aide d'un [pont salin](#), système qui permet le transport de certains ions tout en interdisant la circulation du [solvant](#).

Chaque élément du couple oxydant/réducteur est relié à une [électrode](#). Ces électrodes, lorsqu'elles sont reliées à un [consommateur](#) électrique, provoquent la circulation d'un [courant électrique](#) ; la réaction chimique provoque une circulation de charges ([électrons](#), [ions](#)). Une pile fournit donc du [courant continu](#). La borne (-) d'une pile correspond à l'[anode](#) où se produit la réaction d'[oxydation](#) qui va fournir les électrons. La borne (+) d'une pile correspond à la [cathode](#) où se produit la réaction de [réduction](#) qui va consommer les électrons.

Ce système est utilisé pour les piles électriques et les [batteries d'accumulateurs](#), avec divers [couples électrochimiques](#). Une pile électrique peut contenir plusieurs de ces couples montés en série, ce qui permet d'augmenter la tension disponible aux bornes de la pile.

Il est possible de réaliser une pile artisanale, par exemple en piquant dans un citron un [trombone](#) déplié (en [acier](#)) et un fil électrique dénudé (en [cuivre](#)) reliés à une petite lampe ou une [diode électroluminescente](#) bien choisie. On trouve dans le commerce des gadgets qui utilisent ce principe : par exemple des petites horloges à quartz qui sont alimentées par une pomme de terre.

## Histoire

Il existe des objets archéologiques ressemblant à des piles. C'est par exemple le cas de la [pile électrique de Bagdad](#) qui est datée entre [250 av. J.-C.](#) et [250](#). L'hypothèse faisant de ces objets des piles électriques, bien que plausible, reste cependant non prouvée et est donc controversée. Il n'existe par ailleurs aucun lien historique entre ces objets et le développement des piles contemporaines.

En 1786, [Luigi Galvani](#) observe que les muscles d'une cuisse de grenouille se contractent quand elle est mise en contact avec des métaux, de la même manière que lorsqu'on la branche sur une [machine électrostatique](#). Il découvre que la réaction est plus forte quand il utilise un instrument composé de deux métaux différents.

En opposition avec les travaux de Galvani (électricité d'origine animale), [Alessandro Volta](#) invente la première [pile à colonne](#) le 17 mars [1800](#)<sup>1</sup> ; ces premiers systèmes étaient constitués d'un « empilement » de disques de deux métaux différents séparés par des disques de [feutre](#), imbibés d'[acide](#), d'où le nom de l'invention. La pression de la colonne sur les disques du bas provoque un assèchement des cylindres de feutre qui finissent par ne plus remplir leur office. Volta invente donc rapidement la [pile à couronne](#), constituée d'empilements plus petits montés en série.

Quelques mois après l'invention de Volta, deux chimistes britanniques, [William Nicholson](#) (1753-1815) et [Anthony Carlisle](#) (1768-1840) utilisent la pile de Volta pour réaliser la première électrolyse artificielle ([électrolyse de l'eau](#)) le 2 mai [1800](#).

Dès 1802, [William Cruikshank](#) crée la [pile à auge](#) en disposant verticalement les lames de zinc et de cuivre dans un bac à parois isolantes rempli d'eau acidulée. Elle est beaucoup plus simple à produire que la pile de Volta.

			
<p>La <a href="#">pile voltaïque</a>, première pile électrique, inventée par <a href="#">Alessandro Volta</a>, est composée d'une alternance de disques de <a href="#">cuivre</a> et de <a href="#">zinc</a> séparés par un tissu imbibé de <a href="#">saumure</a>.</p>	<p>Une pile d'époque</p>	<p>Schéma de fonctionnement de la pile Volta</p>	<p>Schéma de la pile Volta</p>

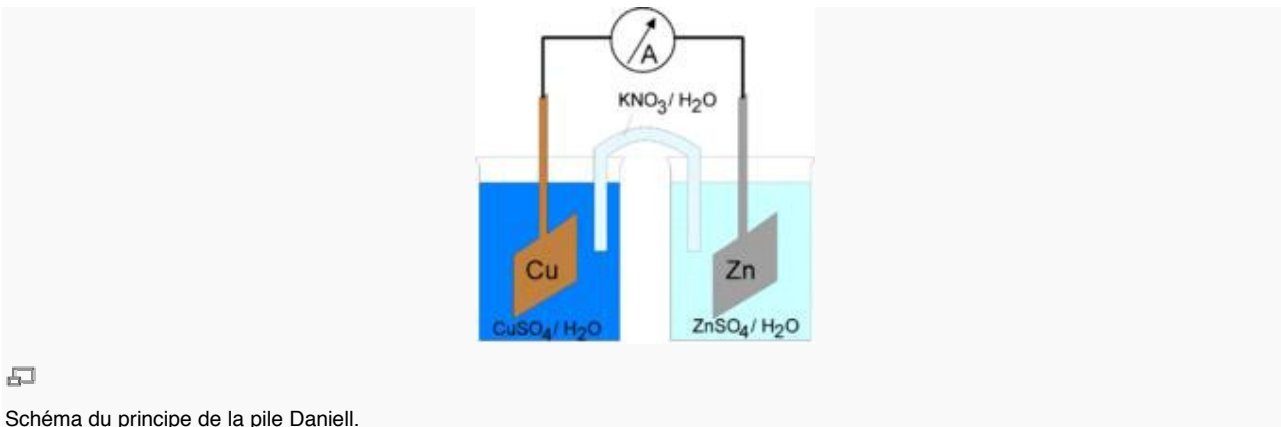
## Piles polarisables

Entre 1813 et 1815, [William Hyde Wollaston](#) développe la [pile Wollaston](#) dans laquelle l'électrode de cuivre entoure l'électrode de zinc. Cela permet de doubler la surface de l'électrode et de prolonger le fonctionnement de la pile. Ces premières piles souffrent en effet d'un défaut de fonctionnement : la [polarisation](#).

La réaction d'oxydo-réduction provoque une accumulation de sous-produits qui perturbe le fonctionnement de la pile. Dans ces piles zinc-cuivre c'est la réduction de l'acide de l'électrolyte qui produit un dégagement de bulles hydrogène sur le cuivre qui empêche le passage du courant. Au bout d'un certain temps, il est donc nécessaire de nettoyer la pile de ces dépôts pour qu'elle continue de fonctionner.

En 1813, Napoléon fournit à l'[École polytechnique](#) une pile voltaïque de 600 couples de cuivre et de zinc, occupant 54 mètres carrés de surface. [Humphry Davy](#) fait construire une pile Cruikshank constituée de 200 auges et de 2 000 couples à l'institut Royal de Londres. Avec ces piles monumentales il était possible d'obtenir des intensités de 10 ampères, soit des puissances de l'ordre de la dizaine de kW.

## Piles impolarisables



Dans les piles impolarisables, les produits de la réaction d'oxydo-réduction utilisée n'altèrent pas les propriétés électrochimiques de l'ensemble.

En 1829, [Antoine Becquerel](#) crée la première pile à deux liquides séparés en enfermant la plaque de zinc en solution acide dans un gros intestin de bœuf, qui la sépare de l'électrode de cuivre placée dans un bain de sulfate de cuivre. La génération d'hydrogène est remplacée par une accumulation de cuivre sur les parois de la cathode.

Le principe est amélioré en 1836 par [John Frederic Daniell](#) qui remplace l'intestin de bœuf par un vase en terre poreuse. La [pile Daniell](#) est la première à offrir une source durable d'énergie. Le principe de la pile Daniell sera amélioré : plusieurs améliorations technologiques suivront, comme les [piles Callaud](#) qui seront utilisées par les compagnies de téléphone dans les années 1860.

[Johann Christian Poggendorff](#) invente en 1842 la pile à bichromate : elle dégage de l'oxygène qui se recombine avec l'hydrogène responsable de la polarisation. Créée en 1850, la [pile Grenet](#) est une pile à un seul liquide, avec des électrodes en charbon et en zinc amalgamé (plongé dans le mercure) dans un électrolyte d'acide sulfurique et de bichromate de potasse. Quand la pile n'était pas utilisée, il était nécessaire de retirer l'électrode en zinc de la

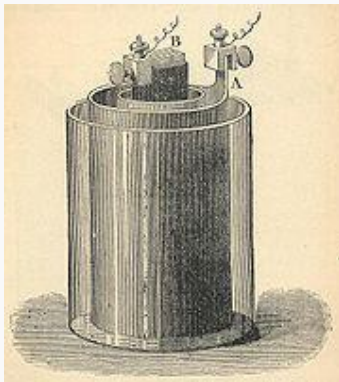
solution pour la préserver. Diverses améliorations ([pile Trouvé](#), [pile Chardin](#), [pile Voisin et Dronier](#) ) vont suivre pour isoler cette électrode.

Ces [piles bouteilles](#) seront utilisées jusqu'au début du <sup>xx</sup>e siècle : la puissance et la tension élevée des piles au bichromate ont été longtemps appréciées au laboratoire. Elles ont été peu utilisées comme pile domestique à cause de la toxicité du bichromate et des problèmes d'entretien de l'électrode.

## Piles à dépolariisation



Piles boutons.



Pile Bunsen.

Les piles à dépolariisation utilisent un réducteur pour éliminer les produits de réaction qui se forment à la cathode.

La première pile à dépolariisation est inventée en 1838 par [William Robert Grove](#). Il remplace le cuivre par du platine et utilise de l'acide nitrique (nommé acide azotique à cette époque). Il obtient une pile puissante mais chère car le platine est un métal rare. En 1843 [Robert Wilhelm Bunsen](#) remplace le platine par du charbon ce qui réduit notablement les coûts. Mais la dépolariisation nitrique entraîne un dégagement de vapeurs toxiques qui rend l'emploi de ces piles malcommode.

En 1867, [Georges Leclanché](#) crée la première pile à dépolariisant solide : elle contient du [dioxyde de manganèse](#). La [pile Leclanché](#) est moins puissante que la pile bouteille mais ne nécessite aucun entretien (elle « ne s'use que si l'on s'en sert » comme dira la publicité de la pile Wonder). En 1888, [Carl Gassner](#) invente la pile sèche en gélifiant la solution de chlorure d'ammonium avec de l'[agar-agar](#). Avec quelques améliorations, cette pile sèche est toujours utilisée au <sup>xxi</sup>e siècle.



Samuel Ruben et Philipp Rogers Mallory créent la pile au mercure pendant la Seconde Guerre mondiale. La première pile alcaline grand public sera conçue par Lewis Urry en 1959 pour Union Carbide.

En 1970, les premières piles au lithium, qui permettent de remplacer le zinc par un métal plus réducteur, sont mises au point. Elles sont commercialisées en 1977.

Des piles ont été utilisées comme références pour définir une norme de tension avant d'être détrônée par une mesure basée sur l'effet Josephson : la pile Daniell, puis la cellule de Clark inventée en 1872 par Josiah Latimer Clark a été employée jusqu'en 1905, puis elle a été remplacée par la cellule de Weston jusqu'en 1972.

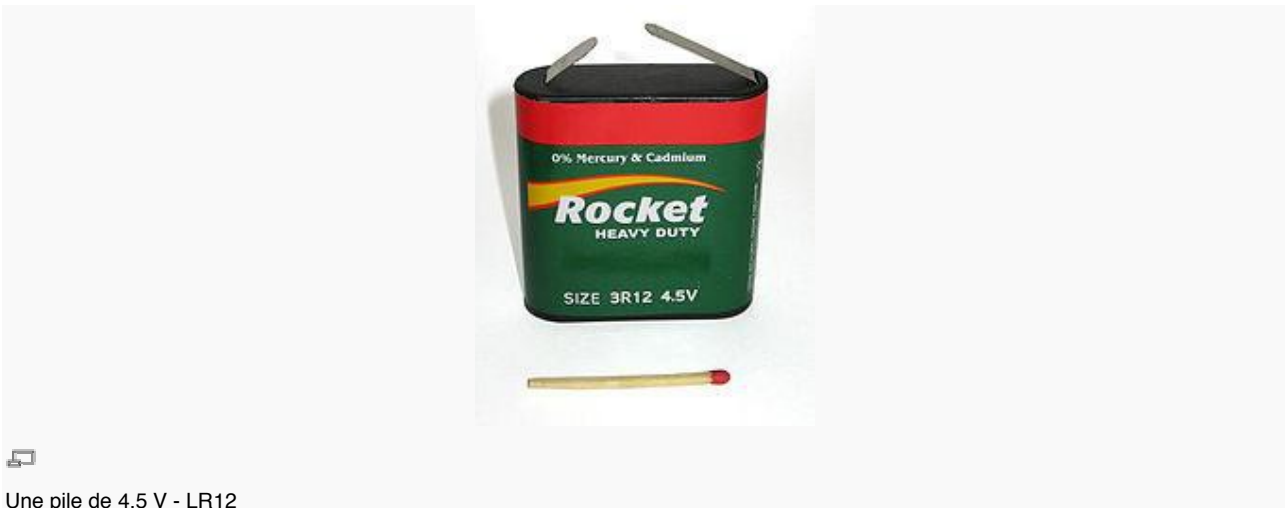
## Piles de concentration

---

Il existe aussi ce qu'on appelle des piles de concentration qui sont des dispositifs électrochimiques comme les piles (deux solutions et un pont salin) qui tirent leur énergie de la différence de concentration d'un soluté d'une solution à l'autre. Les solutions et les anodes sont toutes de même type. C'est une méthode simple pour fabriquer de l'électricité. Ce modèle de pile intervient surtout dans l'industrie métallurgique au niveau de la galvanisation et de l'étude de la corrosion.

## Classification

---



Une pile de 4,5 V - LR12

La plupart des cellules voltaïques sont limitées à 1,5 V, en raison des potentiels électrochimiques de leurs composants. Les cellules à base de lithium peuvent fournir des tensions plus élevées (jusqu'à 4,5 volts).

## Par capacité

---

La capacité d'une pile est souvent exprimée en ampères-heures (1 Ah = 3 600 coulombs). Si une pile peut fournir un ampère (1 A) de courant pendant une heure, elle a une capacité de 1 Ah. Si elle peut fournir 1 A pendant 100 heures ou 2 A pendant 50 heures, etc., sa capacité est de 100 Ah. Elle est directement dépendante de la quantité d'électrolyte et d'électrode dans la pile.

La valeur en ampères-heures n'est comparable que pour des tensions similaires. En courant continu, l'énergie est le multiple de l'intensité et du temps par la tension. On obtient donc  $1 \text{ Wh} \leftrightarrow 1 \text{ Ah} \times 1 \text{ V} \leftrightarrow 1 \text{ A} \times 1 \text{ h} \times 1 \text{ V}$ . Pour une même valeur en Ah, une pile de 3V peut fournir deux fois plus d'énergie qu'une pile de 1,5 V.

La capacité d'une pile dépend aussi d'autres facteurs comme l'intensité du courant, la durée d'utilisation, la température, etc. Les fabricants de batteries emploient donc une méthode standard pour évaluer leurs piles. La [loi de Peukert](#) modélise la capacité d'une pile en fonction du courant débité.

Par convention, on donne la capacité comme étant l'intensité qu'elle peut soutenir pendant dix heures jusqu'à 80 % de sa tension nominale. En effet, plus l'intensité est forte, plus rapide est la dépolarisation de la pile.

### Par format

---

Le format des piles électriques est normalisé par la [Commission électrotechnique internationale](#) (CEI) et par l'[American National Standards Institute](#) (ANSI). Bien que la norme CEI soit devenue un standard, un certain nombre d'appellations propres aux fabricants de piles subsiste.

Article détaillé : [Format des piles et accumulateurs électriques](#)

Article détaillé : [Piles et accumulateurs standard](#)

### Par technologie

---

Depuis décembre 1998, les [piles au mercure](#) sont interdites en [Europe](#) (directive 98/101/CE) et aux [États-Unis](#) pour des problèmes environnementaux. Il existe donc trois grandes [technologies](#) de piles grand public :

- [Pile alcaline](#) 1,5 V (  $\text{Zn} / \text{Zn(OH)}_4^{2-} / \text{K}^+ + \text{OH}^- / \text{MnO(OH)} / \text{MnO}_2 / \text{C}$  ).
- [Pile saline](#) carbone-zinc 1,5 V. Pour des appareils à faibles besoins (  $\text{Zn} / \text{Zn}^{2+} / \text{NH}_4^+ + \text{Cl}^- / \text{MnO(OH)} / \text{MnO}_2 / \text{C}$  ).
- [Pile au lithium](#) 1,5 V (appelée aussi L91), capable de maintenir très longtemps la tension électrique. C'est ce type de pile qu'on retrouve le plus fréquemment dans un téléphone mobile.
- On trouve aussi des piles à l'oxyde d'argent (certaines piles boutons pour montres) ou des piles zinc-air (utilisées notamment dans les prothèses auditives) (  $\text{Zn} / \text{ZnO} // \text{Ag}_2\text{O} / \text{Ag} / \text{C}$  ).

### Utilisation

---

En moyenne, les piles électriques sont jetées alors qu'elles possèdent encore un tiers d'[énergie](#) utilisable, et 1/10 serait encore presque neuve. En effet, les appareils électroniques (appareil photo numérique, lecteur MP3, etc.) ont besoin d'une [tension](#) minimale pour fonctionner. Or, la tension de l'ensemble baisse au cours de la décharge, mais à une vitesse différente selon l'élément. Les piles possédant encore une certaine capacité peuvent alors encore être utilisées pour alimenter des appareils moins exigeants (réveil, jouet, lampe de poche, télécommande, etc.).

La performance d'un ensemble de piles est celle de son élément le plus faible. De plus, si un élément était moins chargé que les autres, il serait parcouru par un courant électrique à cause des autres piles (ce qui reviendrait à le

charger à l'envers et deviendrait dangereux). Si le courant exigé est fort, il faut donc changer toutes les piles en même temps et utiliser des modèles similaires.

En général, toutes les piles se déchargent au cours du temps, même si elles ne sont pas utilisées. Il existe des technologies de piles activables qui permettent de retarder le démarrage de la réaction. Elles sont par exemple utilisées dans les éléments de sécurité (coussin gonflable, balise de détresse de bateau, etc.) ou dans certaines applications militaires. C'est aussi le cas des piles boutons zinc-air, il faut enlever la languette qui ferme l'élément avant de le mettre en service.

Si la pile alcaline est réputée non-rechargeable, elle peut l'être jusqu'à plusieurs dizaines de fois moyennant certaines conditions : ne pas laisser chuter la tension sous 1,25V et ne pas recharger au-delà de 1,70 V sous un courant de  $C/10^4$ . La recharge de pile au zinc est possible aussi mais plus aléatoire, le boîtier en zinc ne se reconstituant pas [réf. souhaitée]. Cette pratique est déconseillée par les fabricants, qui avertissent d'un risque d'échauffement des piles, de leur explosion ou d'une fuite acide<sup>5</sup>.

Chauffer une pile ne la régénère pas. Mais le fait de la laisser au repos permet au dépolarisant d'agir, libérant la cathode des produits qui bloquent l'absorption des électrons<sup>6</sup>.

## Recyclage



Photographie de piles usagées.

Les piles sont des déchets à traiter avec précaution. Elles contiennent des métaux (nickel, cadmium, mercure, plomb, fer, zinc ou lithium) dont certains sont toxiques et nocifs pour l'environnement. En outre, les piles ne sont évidemment pas biodégradables.

En date de 2009, les métaux lourds ont été éliminés de la plupart des piles vendues sur le marché. Ainsi les piles alcalines ne contiennent plus de métaux lourds (sauf à l'état de trace), la loi l'interdisant depuis des années. Certaines piles boutons en revanche contiennent encore du mercure qui est un métal lourd dangereux. C'est également le cas de certains accumulateurs Ni-Cd qui contiennent du cadmium.

Les piles ne doivent pas être jetées dans une poubelle ordinaire, mais rapportées dans un point de collecte.

En France, les vendeurs qui commercialisent des piles et des batteries sont tenus de les reprendre gratuitement une fois usagées. Les piles doivent ensuite être valorisées ou éliminées. En Suisse, une taxe comprise dans le prix de vente finance le recyclage des piles. En Belgique, environ 70 % des piles étaient collectées en 2000. En France en 2006, près de 9 000 tonnes ont été collectées et recyclées selon l'Ademe<sup>7</sup>.

Le [recyclage](#) permet de récupérer des métaux réutilisables ([fer](#), [manganèse](#), [zinc](#) et [mercure](#) principalement). Mais les piles ne sont pas recyclables à 100 %, et les scories résiduelles doivent être déposées dans des décharges.

Taux de recyclage en 1999 : 55 % contre 35 % en 1998 (nouveau procédé pour les piles salines et alcalines). Ce taux est basé sur le poids total brut des piles collectées. 15 % à 18 % du poids des piles est constitué deau.

Incinération (valorisation thermique) : 10 %

## Marché

---

En 2004, 875 millions de piles ont été vendues en France (alcalines 75 %, salines 22 %, rechargeables 2 %), 100 millions en Belgique en l'an 2000.

Parmi les fabricants de piles, on peut

citer [Duracell](#), [Energizer](#), [Sony](#), [Rayovac](#), [Varta](#), [Philips](#), [Panasonic](#), [Saft](#), [Kodak](#), etc.

# BIOS

## Basic Input Output System

---

Le **Basic Input Output System** ou **BIOS** (système élémentaire d'entrée/sortie) est, au sens strict, un ensemble de fonctions, contenu dans la [mémoire morte](#) (ROM) de la [carte mère](#) d'un [ordinateur](#) lui permettant d'effectuer des opérations élémentaires lors de sa mise sous tension, par exemple la lecture d'un [secteur](#) sur un [disque](#). Par extension, le terme est souvent utilisé pour décrire l'ensemble du [micrologiciel](#) (« logiciel embarqué » ou « firmware ») de la carte mère.

## Fournisseurs

---

Le BIOS est presque toujours développé par le fabricant de cette carte mère car il contient les routines élémentaires pour effectuer les opérations simples d'entrée/sorties évoquées ci-dessus.

Tous les ordinateurs, y compris ceux qui existaient bien avant l'invention du PC (par exemple [IBM 1130 et 1800](#)), possédaient par définition un BIOS. Toutefois, depuis 1981, ce mot désigne plus spécifiquement celui de l'IBM PC.

Depuis 1999, la [Fondation pour le logiciel libre](#) soutient [coreboot](#) (LinuxBIOS) un BIOS sous licence [Licence publique générale GNU](#) car on peut maintenant flasher le bios de sa [carte mère](#) pour le remplacer par un autre. L'avantage de ce système (machine fonctionnant avec un BIOS) est de ne pas devoir développer un système d'exploitation spécifique pour chaque carte mère.

Peu importe comment le fabricant a développé cette carte mère (quels composants il a choisi, peu importe comment fonctionne le « [hardware](#) » de cette carte mère), en utilisant les mêmes fonctions du BIOS sur deux cartes mères différentes, on obtiendra le même résultat. Ce sont ces fonctions que les systèmes d'exploitation utilisent pour faire fonctionner les applications. Le BIOS comprend également le [POST](#) (Power-On Self-Test),

exécuté au démarrage de l'ordinateur, qui déclare les disques, configure les composants et recherche un système d'exploitation avant de le lancer. Sa tâche principale est de fournir un support de bas niveau pour communiquer avec les périphériques. Habituellement ceci inclut le support du clavier au moins dans un mode (pas forcément l'USB) et d'un mode d'affichage simplifié. Le BIOS est écrit en code machine et a généralement été développé en langage assembleur.

Les deux BIOS historiques du PowerPC se sont nommés successivement PREP et CHRP.

## Boot BIOS

---

Depuis l'introduction des PC compatibles IBM en août 1981, le BIOS émet les premières commandes au système durant la phase de démarrage, pour indiquer par exemple sur quel disque et à quel endroit de celui-ci trouver le chargeur d'amorçage (ou Boot loader) du système d'exploitation, en général Windows, Linux, Mac OS ou autre. Dans le cas de Windows, il s'agit du NTLDR, dans le cas d'un système en multiboot (possibilité de démarrer plusieurs systèmes d'exploitation sur un même ordinateur), Lilo dans les cas simples (Windows et Linux), GRUB dans les cas plus sophistiqués (tous systèmes supportés).

Le BIOS contient également des outils de diagnostic pour vérifier sommairement l'intégrité des composants critiques comme la mémoire, le clavier, le disque dur, les ports d'entrée/sortie, etc.

Certains paramètres du BIOS peuvent être réglés par l'utilisateur (ordre des périphériques à scruter pour détecter une zone de boot, type et fréquence du processeur, etc.). L'ensemble de ces paramètres est stocké de manière permanente grâce à une mémoire de taille réduite (quelques centaines d'octets) à faible consommation (type CMOS) alimentée par une pile (généralement au lithium) présente sur la carte mère. Cette mémoire est communément appelée, par abus, « CMOS ».

Le code source des premiers PC et AT BIOS était inclus avec le Manuel des Références Techniques IBM. Aujourd'hui, la plupart des cartes mères sont livrées sans le code source du BIOS. L'utilisateur doit télécharger des mises à jour fournies par le constructeur. Ces mises à jour sont parfois nécessaires à la prise en charge de certains périphériques.

Historiquement, en plus des fonctions de diagnostic et de configuration, le BIOS fournit un ensemble de services permettant de faire le plus abstraction possible de la couche matérielle. Ces services sont utilisés par le système d'exploitation et sont accessibles via certaines zones mémoires (40:00 par exemple) ou certaines interruptions logicielles (10h, 11h, 12h et 13h notamment). Cependant, dans la pratique, les systèmes d'exploitation récents utilisent peu ces services. Soit parce qu'ils sont parfois bogués, soit, parce que les systèmes récents s'exécutent en Mode protégé, rendant difficile l'accès aux services du BIOS, proposés généralement uniquement pour le Mode réel.

## BIOS en tant que firmware

BIOS est parfois appelé firmware, car il est très proche du hardware. Avant les années 1990, les BIOS étaient stockés sur des puces ROM qui ne pouvaient être modifiées. Au fur et à mesure que leur complexité, et le besoin

de mises à jour se sont fait sentir, ils furent stockés sur des mémoires [EEPROM](#) ou [Flash](#) qui pouvaient être modifiées.

---

Ainsi, il est possible de mettre à jour, de manière logicielle, le BIOS d'un ordinateur. Cette action est appelée « [Flasher le BIOS](#) ». Un problème (coupure d'électricité, mauvaise version de [ROM](#), ...) lors de cette opération peut rendre la carte mère définitivement inutilisable. Il est donc conseillé de ne flasher le BIOS que lorsque cette opération est vraiment nécessaire. Certaines cartes mères possèdent deux versions du BIOS : la version actuelle qu'il est possible de modifier logiciellement et une copie de sauvegarde, un [Cavalier](#) permettant d'écraser la version actuelle par la version de sauvegarde. Il existe, de plus, des mécanismes permettant d'ajouter une deuxième [Flash](#) à une carte mère n'en possédant qu'une, à condition que la puce initiale du BIOS soit extractible.

## Vulnérabilités du BIOS

---

Le BIOS étant le firmware lancé au démarrage il est régulièrement la cible de logiciels malveillants. En 1999 le BIOS a connu sa première attaque d'envergure avec la propagation du [virus CIH](#). Le virus était très agressif puisqu'il effaçait l'intégralité du contenu des disques<sup>2</sup>.

Depuis que les mises à jour du BIOS peuvent être réalisées à la volée, il est possible que ceux-ci soient la cible d'attaques de type [homme du milieu](#).

## Le firmware sur les cartes d'extension

---

Un ordinateur peut héberger plusieurs puces BIOS. En plus du BIOS de [boot](#), qui contient les fonctions pour accéder au matériel important, comme le clavier, des cartes d'extension comme les cartes [SCSI](#) ou les cartes vidéo peuvent embarquer leur propre BIOS, améliorant ou remplaçant les fonctions du BIOS de boot.

## Le signal power good, qui déclenche le BIOS

---

Article détaillé : [Power-on self-test](#).

Le **Power-on self-test** (POST, l'auto-test au démarrage) désigne la première étape du processus plus général appelé [amorçage](#).

Lors de cette étape, le **BIOS** teste la présence des divers périphériques et tente de leur attribuer les ressources nécessaires à un fonctionnement sans conflit. Le POST terminé, le contrôle est cédé au système d'exploitation.

## Extensible Firmware Interface

---

Article détaillé : [Extensible Firmware Interface](#).

L' **Extensible Firmware Interface** (EFI), aujourd'hui remplacé par l'UEFI (Unified EFI) est un logiciel intermédiaire entre le [micrologiciel \(firmware\)](#) et le [système d'exploitation \(OS\)](#) d'un [ordinateur](#), et est néanmoins un véritable petit [système d'exploitation](#). Cette interface est appelée à être le successeur du **BIOS**.

## Gestion d'un disque

---

### Version actuelle

---

Les blocs de données d'un disque sont numérotés linéairement et contiennent une quantité donnée de secteurs.

### Ancienne version : problème des 1024 cylindres

---

Un bloc de données était repéré par un triplet de chiffres : cylindre, tête et secteurs. Au maximum, les anciens BIOS étaient conçus pour 1024 cylindres, 256 têtes et 63 secteurs ; par conséquent, si le **chargeur d'amorçage** se trouvait au-delà du 1024<sup>ème</sup> cylindre, le BIOS ne pouvait pas l'atteindre

## Mémoire morte

---

Une **mémoire morte** (**ROM** ou **Read-Only Memory** en anglais) est une **mémoire** non **volatile**, c'est-à-dire une mémoire qui ne s'efface pas lorsque l'appareil qui la contient n'est plus alimenté en **électricité**.

Le terme anglais ROM prête à confusion car il désigne à la fois

- tous les types de mémoires non volatiles ;
- et un de ces types, le type de mémoire qui ne peut être ni programmé ni effacé par l'utilisateur.

### Utilisation

---

Les mémoires mortes sont utilisées, entre autres, pour stocker :

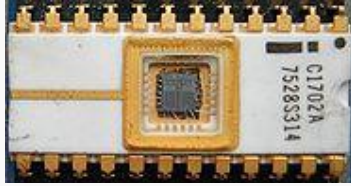
- les informations nécessaires au démarrage d'un **ordinateur** (**BIOS**, instructions de démarrage, **microcode**) ; puisque les mémoires mortes ne peuvent pas être modifiées, il n'y a pas de risque d'effacement accidentel par l'utilisateur ; dans le cas de la mémoire d'un BIOS qu'il est possible de modifier, c'est abusivement que certains la désignent sous le nom de mémoire ROM. Il existe pour ces mémoires un nom approprié et utilisé par des constructeurs comme **IBM** et **Intel**. Ce nom est **NVRAM** (non-volatile RAM) ;
- des tables de constantes ou des tables de facteurs de conversion ;
- des **jeux vidéo** d'anciennes générations ; à cause de sa faible capacité de stockage, la mémoire morte a été remplacée par les **CD-ROM** et les **DVD** pour le stockage des jeux vidéo ;
- les équipements embarqués (relativement lents), pour contenir le programme de la partie numérique, en association avec une RAM dynamique pour traiter les données ;
- dans le cadre de l'utilisation d'**émulateurs** ; on utilise une copie (**image**) de la mémoire morte de la plateforme émulée, mais c'est le plus souvent sur CD ou disquette et non sur une mémoire morte physique.

Le temps d'accès à la mémoire morte est de l'ordre de grandeur de 150 **nanosecondes** comparativement à un temps d'accès d'environ 10 nanosecondes pour la **mémoire vive**. Pour accélérer le traitement des informations, les données stockées dans la mémoire morte sont généralement copiées dans une mémoire vive avant d'être traitées. On appelle cette opération le shadowing.

### Types de mémoire morte

---





La première EPROM fabriquée par INTEL, 256 × 8, ~1969

Les mémoires mortes sont classées selon la possibilité de les programmer et de les effacer :

- Les **ROM** (**R**ead **O**nly **M**emory) dont le contenu est défini lors de la fabrication.
- Les **PROM** (**P**rogrammable **R**ead **O**nly **M**emory) sont programmables par l'utilisateur, mais une seule fois en raison du moyen de stockage, les données sont stockées par des fusibles.
- Les **EPROM** (**E**rasable **P**rogrammable **R**ead **O**nly **M**emory) sont effaçables et programmables par l'utilisateur. Comme l'effaçage se fait en plaçant la mémoire dans une machine spéciale, la mémoire doit être facilement ôtable de son support. Voir UV PROM
- Les **EEPROM** (**E**lectrically **E**rasable **P**rogrammable **R**ead **O**nly **M**emory) sont effaçables et programmables par l'utilisateur. Elles sont plus faciles à effacer que les **EPROM** car elles sont effaçables électriquement donc sans manipulations physiques.
- Les **UV PROM** (**U**ltra **V**iolet **P**rogrammable **R**ead **O**nly **M**emory) sont des mémoires programmables par l'utilisateur. Elles sont effaçables en les mettant dans une chambre à ultraviolet. Les UV Prom n'ont plus de raison d'être aujourd'hui car de nouvelles mémoires (par exemple, **mémoire Flash**) bien plus pratiques les remplacent. Toutefois il est possible d'en rencontrer dans certains anciens appareils.

## Périphérique informatique

---

Un **périphérique informatique** est un dispositif connecté à un système informatique (ordinateur, console de jeux) qui ajoute à ce dernier des fonctionnalités.

On classe généralement les périphériques en deux types : les périphériques d'entrée et les périphériques de sortie. Les périphériques d'entrée servent à fournir des informations (ou données) au système informatique : clavier (frappe de texte), souris (pointage), scanner (numérisation de documents papier), micro, etc. Les périphériques de sortie servent à faire sortir des informations du système informatique : écran, imprimante, haut-parleur, etc. On peut également ajouter des périphériques d'entrée-sortie qui opèrent dans les deux sens : un lecteur de CD-ROM ou une clé USB, par exemple, permettent de stocker des données (sortie) ainsi de les charger (entrée).

La plupart des périphériques sont amovibles, c'est-à-dire qu'ils peuvent être déconnectés de l'unité centrale sans empêcher celle-ci de fonctionner (il faut parfois éteindre l'ordinateur avant de retirer le périphérique).

Sur les micro-ordinateurs, tous les périphériques sont reliés à la **carte mère** par un connecteur que l'on insère :



- soit dans un **port** directement soudé à la carte mère ;
- soit dans un port disponible sur une **carte d'extension**, elle-même enfichée sur la carte mère. La carte d'extension étant amovible, il est facile de la remplacer en cas de panne ou d'évolution technologique.

Il existe des périphériques internes (intégrés dans le boîtier de l'unité centrale) ou externes (utilisant une **connectique** accessible de l'extérieur). Certains périphériques externes ne nécessitent pas d'**alimentation électrique** extérieure, du courant étant délivré par le port de données, tandis que d'autres doivent être reliés au **secteur** ou contiennent une **batterie** ou des **piles**.

Le **système d'exploitation** installé sur le système informatique doit disposer d'un **pilote** pour le périphérique (driver), c'est-à-dire un logiciel chargé de communiquer avec lui et d'intégrer ses fonctionnalités au système d'exploitation.

## Périphériques d'entrée

---



### Dispositifs de pointage

---



### Acquisition numérique

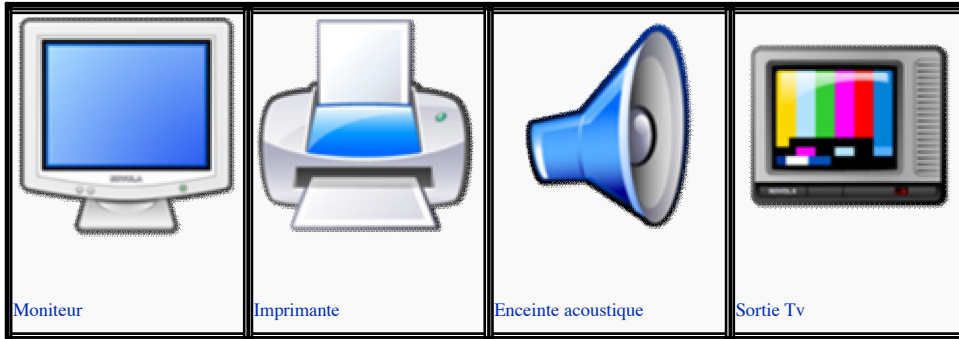
---



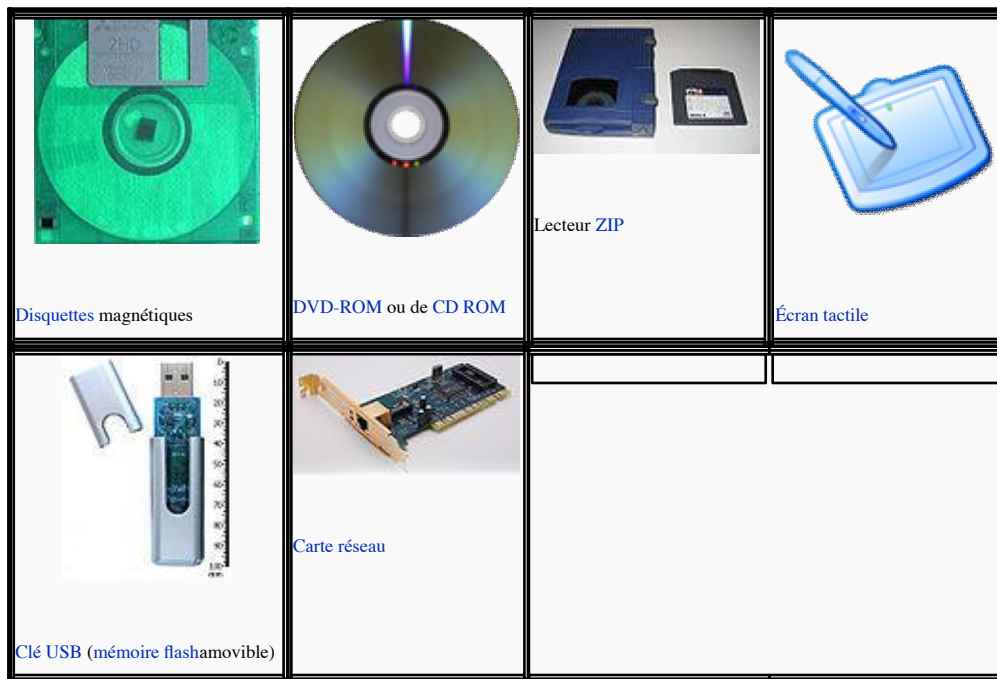
## Acquisition sonore

Microphone

### Périphériques de sortie



### Périphériques de stockage



## Master boot record

Le **Master Boot Record** ou **MBR** (parfois aussi appelé "**Zone amorce**") est le nom donné au premier secteur adressable d'un **disque dur** (cylindre 0, tête 0 et secteur 1, ou secteur 0 en adressage logique) dans le cadre d'un partitionnement Intel. Sa taille est de 512 **octets**. Le MBR contient la table des partitions (les 4 **partitions** primaires) du **disque dur**. Il contient également une routine d'amorçage dont le but est de charger le système d'exploitation (ou le **boot loader/chargeur d'amorçage** s'il existe) présent sur la **partition active**.

## Structure du MBR

Structure du Master Boot Record :				
Adresse		Description		Taille en octets
Hex	Déc			
0000	0	Routine		max. 444
01B8	440	Signature optionnelle		4
01BC	444	Habituellement nul ; 0x0000		2
01BE	446	Table des partitions primaires (Quatre entrées de 16 octets, (IBM Partition Table scheme))		64
01FE	510	55h	MBR signature; 0xAA55	2
01FF	511	AAh		
Taille totale du MBR : 444 + 2 + 64 + 2 =				512

À l'octet 510 du MBR, le mot 0xAA55, appelé nombre magique ou magic number, doit impérativement être présent pour que le BIOS charge et exécute la routine de démarrage présente dans le MBR. En effet, après la phase de test du BIOS (appelée POST), le BIOS lit le premier secteur des périphériques amorçables qui ont été définis par l'utilisateur à l'aide du programme SETUP (Section BOOT DEVICE ORDERING). Lorsqu'il trouve un périphérique contenant le magic number 0xAA55, il charge le code d'amorçage à l'adresse mémoire 0x7C00 et l'exécute. La main est alors donnée au [chargeur d'amorçage \(boot strap loader\)](#) par ce code d'amorçage.

## Réparation, sauvegarde, et restauration du MBR

Sous MS-DOS et les versions grand public de Windows jusqu'à Windows Millenium, il est possible de recréer la routine de boot du MBR sous DOS à l'aide de la commande **FDISK /MBR**. Le Master Boot Record est ainsi réécrit. Cela permet d'éliminer certains [virus de boot](#) (Si la commande est exécutée depuis une disquette car les virus de boot détournent souvent l'[interruption 13h](#)), de restaurer un MBR endommagé (Le PC ne démarre plus), ou de supprimer un chargeur de démarrage installé dans le MBR. ([lilo](#), [GRUB](#), etc.)

Pour sauvegarder et restaurer le MBR sous Windows, il faut utiliser le programme debug. Sous [UNIX](#) et [Linux](#), la commande dd (il faut évidemment prendre soin de sauvegarder et restaurer uniquement le premier secteur, soit les 512 premiers octets du disque). ATTENTION : il est très risqué de restaurer le MBR d'un disque dur sur un autre, car cela remplacerait la table des partitions du second disque par celle du premier ! La seule exception à cette règle est si les deux machines ont des configurations matérielles strictement identiques, notamment si les disques durs sont les mêmes ainsi que leur partitionnement (cas d'un parc de machines en entreprises).

Sous Windows XP, la commande à utiliser pour restaurer le MBR est `fixmbr`. Elle est accessible depuis la console de récupération.

Sous Windows Vista, la commande à utiliser pour restaurer le MBR est `bootrec /FixMbr`. Elle est accessible depuis la console de récupération. Il est à remarquer que si le MBR initial pointait vers un [chargeur d'amorçage](#) de Linux (GRUB, LILO), celui-ci devient inaccessible après cet écrasement. Il faut alors démarrer sur un CD-ROM Linux (installation/restauration) et le restaurer par ce moyen.

## Mémoire de masse

---

En [informatique](#), une **mémoire de masse** est une [mémoire](#) de grande capacité, non volatile et qui peut être lue par un [ordinateur](#).

### Types de mémoires de masse

---

Technologies désuètes :

- [carte perforée](#) ;
- [ruban perforé](#) ;
- [tambour](#).

Technologies en usage :

- [bande magnétique](#) ;
- [disquette](#) (dépassé, devenu une mémoire de faible capacité) ;
- [disque dur](#) ;
- [disque optique](#) (CD, DVD) ;
- [disque magnéto-optique](#) ;
- [mémoire flash](#).

Technologie expérimentale :

- [mémoire holographique](#).

Les systèmes de fichiers distribués, les réseaux locaux ou les serveurs Internet ne sont pas vraiment des types de mémoire de masse mais plutôt des façons d'accéder à une mémoire de masse. La mémoire de masse utilisée par les systèmes de fichiers distribués, les réseaux locaux ou les serveurs Internet est habituellement le disque dur.

## Attributs essentiels d'une mémoire de masse

---

- La possibilité de fonctionner en mode écriture et de lecture pour que l'utilisateur puisse écrire des informations puis les relire au besoin.
- La possibilité de conserver les informations enregistrées même en absence d'alimentation électrique.
- Une capacité de stockage importante. La notion de capacité importante a varié dans le temps. Aujourd'hui, on ne considère pas qu'une boîte de cartes perforées ou un ruban perforé ont une capacité importante. Par contre, au début de l'informatique, on était impressionné par la quantité d'information qu'on pouvait y enregistrer.

## Caractéristiques d'une mémoire de masse

---

- capacité de mémorisation
- temps d'accès aux informations
- débit de transfert des informations
- coût d'acquisition initial, coût par information, coût d'usage

## Utilisations principales des mémoires de masse

---

- Installation des logiciels et conservation de leurs paramètres d'utilisation : on installe généralement le système d'exploitation et les applications sur le disque dur de l'ordinateur sur lequel on veut les utiliser.
- Conservation des informations entre séances de travail : on enregistre ses données personnelles dans des fichiers sur disque dur.
- Sauvegarde de sécurité : backup sur bande magnétique, disque optique, etc. ;
- Transfert d'informations : vente de logiciels sur CD-ROM, clé USB, etc.

Dans l'univers des micro-ordinateurs, les mémoires de masse les plus utilisées pour les usages précédents sont :

- le disque dur pour les informations qui devront être traitées ultérieurement ;
- le CD et le DVD pour les copies de sauvegarde ;
- la clé USB pour le transfert d'information entre micro-ordinateurs.

## Bus informatique

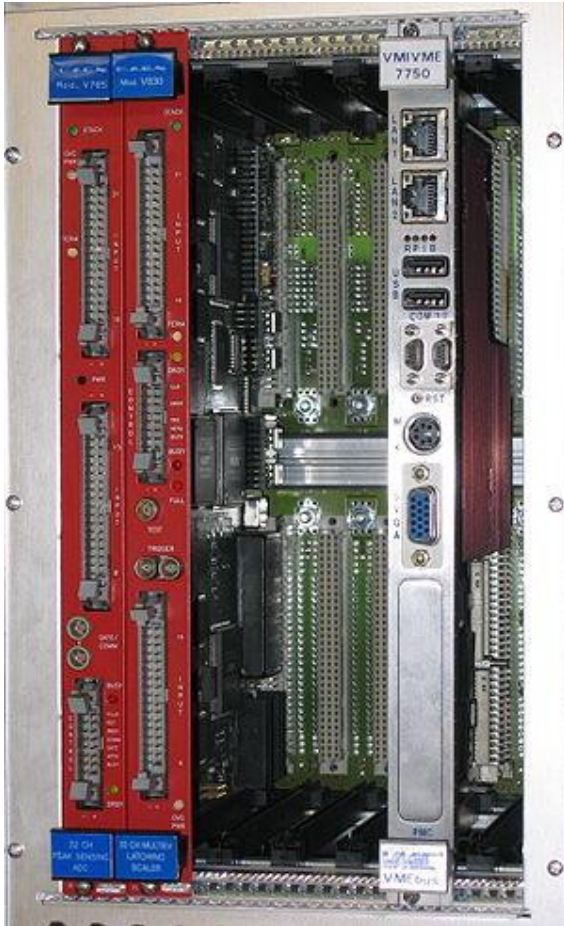
---

Un **bus informatique** désigne l'ensemble des lignes de communication connectant différents composants d'un ordinateur.

On distingue deux types de bus :

- le bus système (ou bus interne), qui relie le microprocesseur à la mémoire vive ;
- le bus d'extension (ou bus d'entrées/sorties), qui relie le microprocesseur aux connecteurs d'entrées/sorties et aux connecteurs d'extension.

Par extension, le terme **bus** est également employé dans les architectures de logiciels pour désigner un composant de connexion logicielle (voir ORB, EAI Middleware, etc.) ; on parle alors de **bus logiciel**.



## Description

---

Les bus sont situés à l'intérieur d'un même ordinateur et permettent de connecter les différentes parties fonctionnelles de cet ordinateur entre elles.

Les informations transmises peuvent être les informations utiles à échanger entre les dispositifs ou des informations de contrôle permettant de gérer l'état du bus lui-même.

Un bus est souvent caractérisé par une fréquence et le nombre de bits d'informations qu'il peut transmettre simultanément. Lorsqu'un bus peut transmettre plus d'un bit d'information simultanément on parlera d'un bus

parallèle, sinon d'un bus série. La fréquence donnée est tantôt la fréquence du signal électrique sur le bus, tantôt la cadence de transmission des informations, qui peut être un multiple de la fréquence du signal.

Ainsi un bus de 32 bits dont le signal a une fréquence de 33,33 mégahertz peut transmettre  $32 \times 33,33 \times 10^6$  bits par seconde soit  $1,0666 \times 10^9$  bits par seconde, soit 133,33 méga-octets (Mo) par seconde. Ce résultat doit encore être multiplié si la cadence des informations est un multiple du signal.

Les technologies utilisées pour fabriquer les bus sont variées, conducteurs électriques gravés sur un circuit imprimé, câble, fibre optique etc.

## Bus parallèle

---

### Matériel

---

D'un point de vue physique, ce type de bus est un ensemble de conducteurs électriques parallèles. À chaque cycle de temps, chaque conducteur transmet un bit.

Ces bus ont donc une taille en nombre de conducteurs, et une taille en bits. Les tailles les plus courantes (en bits) sont : 8, 16, 32, 64 ou plus. Lorsque l'on parle de la taille d'un bus, cela signifie qu'il s'agit du nombre d'informations (ou bits) que le bus peut transmettre en un cycle, sans compter les informations de contrôle.

Certains conducteurs supplémentaires sont affectés à la transmission des signaux de contrôles de l'état du bus.

### Fonctionnement

---

Le bus sert à transmettre un entier informatique de la taille du bus. Les différents bits du bus ont chacun un poids différent numéroté de zéro à N-1 où N est la taille du bus. Par exemple pour un bus quatre bits on peut transmettre 16 valeurs différentes ( $2^4 = 16$ ).

L'émetteur positionne au même instant tous les bits du bus. Au moment adéquat le composant lecteur lira tous les bits en même temps. Cet instant adéquat peut être déterminé par un des signaux de contrôle qui changera de valeur pour signaler au dispositif lecteur qu'il est temps de lire les données sur le bus.

Ce type de bus souffre d'un défaut inhérent à son principe : bien que l'émetteur positionne au même instant tous les bits, les câbles qui les transportent jusqu'au récepteur peuvent ne pas avoir précisément les mêmes caractéristiques électriques (une nappe de conducteurs tordue par exemple) ou même ne pas avoir la même longueur : cela force l'émetteur à maintenir l'état de chaque groupe de bits à transmettre pendant un temps suffisant pour garantir une réception sans erreur à l'autre bout de la liaison, ce qui réduit le débit maximal d'information.

### Cas d'utilisation

---

- Lecture et écriture de la mémoire vive par un processeur. Deux bus distincts sont utilisés, un bus de données de 128 bit et un bus d'adresse (d'environ 36 bit sur un PC de 2008<sup>[réf. nécessaire]</sup>). Le bus d'adresse est utilisé pour sélectionner les cellules mémoires qui doivent être lues ou écrites, le bus de données servant à



transmettre le contenu de la mémoire elle-même. Ce type de bus est extrêmement rapide : un PC de 2008 permet ici des transferts à 6,4 **giga-octets** (Go) par seconde <sup>[réf. nécessaire]</sup>.

- Interconnexion de disques durs **SCSI**. Une nappe à 68 conducteurs relie chaque disque à l'**adaptateur** et transporte tour à tour les signaux de commandes et de données sur 16 **bits**. Ce type de bus est très rapide quand la nappe est de haute qualité, il peut atteindre 320 **Mo/s**.
- Connecteurs **PCI** des **cartes d'extension** d'un **ordinateur personnel**, ils permettent des transferts à environ 130 **Mo/s**.

## Bus série

---

### Matériel

---

Un bus série permet de transmettre les informations bit par bit. Toutefois il comporte plus d'une ligne permettant de transmettre des informations par l'addition d'éventuel signaux de contrôle et généralement par l'utilisation de deux lignes distinctes permettant ainsi à ces bus d'être bidirectionnels afin de permettre la transmission d'information dans les deux directions simultanément.

### Fonctionnement

---

Le bus série transmettant les **données** bit par bit, il est nécessaire lorsque l'on veut par exemple transmettre un mot de 32 bits de **sérialiser** l'information pour sa transmission. Le lecteur devra effectuer l'opération inverse pour reconstruire le mot de 32 bits à partir des bits reçus.

L'intérêt principal de ce type de bus (outre un câblage simplifié par rapport à un bus parallèle) est que pour un coût moindre (grâce au peu de conducteurs de données) il permet - en faisant appel à des **composants électroniques** de haute qualité - de dépasser les débits atteints par des bus parallèles.

### Cas d'utilisation

---

Certains anciens **périphériques informatiques** tels que les **souris** utilisent un port série. Les **disques durs** les plus récents utilisent un bus série (**FC**, **SAS** ou **SATA**). Les débits peuvent ici atteindre plusieurs **Go/s**.

### Liaison série RS-232

---

Article détaillé : [RS-232](#).

Le mot (octet) à transmettre est envoyé bit par bit (poids faible en premier) par l'émetteur, vers le récepteur qui le reconstitue.

La vitesse de transmission de l'émetteur doit être identique à la vitesse d'acquisition du récepteur. Cette vitesse est exprimée en **bauds** (un baud correspond à un bit / seconde, dans notre cas). Il existe différentes vitesses normalisées : 9600, 4800, 2400, 1200 bauds.

La communication peut se faire dans les deux sens (duplex), soit émission d'abord, puis réception ensuite (half-duplex), soit émission et réception simultanées (full-duplex).



La transmission étant du type **asynchrone** (pas d'horloge commune entre l'émetteur et le récepteur), des bits supplémentaires sont indispensables au fonctionnement : bit de début de mot (start), bit(s) de fin de mot (stop).

D'autre part, l'utilisation éventuelle d'un bit de parité, permet la détection d'erreurs dans la transmission.

Les liaisons du type **EIA-422** et **EIA-485** sont dérivées de la **RS-232**.

## Bus série versus bus parallèle

---

Un bus série, transmettant les bits d'informations un par un, doit être plus rapide qu'un bus parallèle les transmettant 32 par 32 pour obtenir le même débit. Les bus parallèles sont limités en cadence par des difficultés techniques et physiques. À des fréquences de fonctionnement élevées les bus parallèles produisent plus d'interférences électromagnétiques qu'un bus série ce qui perturbe la qualité des signaux électriques transmis.

## PC 99




---

PC 99 est une spécification pour les **PC** développée par **Microsoft** et **Intel** en 1998. Elle vise à encourager la normalisation du matériel PC pour une meilleure compatibilité avec **Windows**. Cette norme décrit des spécifications minimum pour certains types de PC (par exemple, ordinateur de bureau, ordinateur de jeu). Elle décourage l'utilisation de matériel non **plug and play** (en particulier les cartes **ISA**) et suggère l'utilisation de l'**USB**.

## Code de couleurs




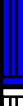





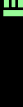




---

L'impact le plus important de la norme PC 99 est le code de couleur pour différents types de connecteurs utilisés sur les PC. Comme la plupart des connecteurs ont l'air identiques, en particulier pour les débutants, ces couleurs rendent plus facile le branchement du matériel dans les bons connecteurs. Ce code de couleur a graduellement été adopté par presque tous les constructeurs de PC, carte graphique et carte mère.

Couleur	Fonction	Connecteur
 Vert	PS/2 Souris / Dispositif de pointage	6 pin mini-DIN
 Mauve	PS/2 Clavier	6 pin mini-DIN
 Noir	port USB	USB Type A

# CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

	<b>Gris</b>	Firewire / IEEE 1394	6 pin FireWire 400
	<b>Burgundy</b>	Port parallèle	25 pin D
	<b>Turquoise</b>	Port série	9 pin D
	<b>Bleu</b>	VGA analogique	15 pin VGA
	<b>Blanc</b>	Moniteur numérique	DVI
	<b>Jaune</b>	S-Vidéo	4 pin mini-DIN
	<b>Jaune</b>	Composite video (à traduire)	Prise RCA
	<b>Rose</b>	Entrée analogique audio microphone	jack 3.5 mm
	<b>Bleu ciel</b>	Entrée ligne analogique audio	jack 3.5 mm
	<b>Vert lime</b>	Sortie analogique audio du signal stéréo principal (écouteurs ou haut-parleurs avant)	jack 3.5 mm
	<b>Noir *</b>	Sortie analogique audio du signal arrière.	jack 3.5 mm
	<b>Brun</b>	Sortie analogique audio du signal gauche-droite	jack 3.5 mm
	<b>Orange</b>	S/PDIF Sortie numérique audio (parfois utilisé comme une sortie analogique pour un haut-parleur central)	jack 3.5 mm
	<b>Or</b>	Port jeu / MIDI	15 pin D

Tél : (00229) 96 15 81 18

E-mail : [cyze2002@yahoo.fr](mailto:cyze2002@yahoo.fr) / [cyze2002@hotmail.com](mailto:cyze2002@hotmail.com)

CYZE PRODUCTION

- Les couleurs marquées d'un astérisque n'apparaissent pas dans la spécification PC 99 mais sont couramment utilisées.

## RS-232

---

**RS-232** (aussi appelé [EIA](#) RS-232C ou [V.24](#)) est une norme standardisant un bus de communication de type [série](#) sur trois fils minimum (électrique, mécanique et protocole). Disponible sur presque tous les [PC](#) jusqu'au milieu des années 2000, il a été communément appelé le « **port série** ». Sur les [systèmes d'exploitation MS-DOS](#) et [Windows](#), les ports RS-232 sont désignés par les noms COM1, COM2, etc. Cela leur a valu le surnom de « ports COM », encore utilisé de nos jours. Cependant, il est de plus en plus remplacé par le port [USB](#).

Les liaisons RS-232 sont fréquemment utilisées dans l'industrie pour connecter différents appareils électroniques (automate, appareil de mesure, etc.).

### Description

---



Prise femelle extrémité de câble type DB-9

La connectique de cette liaison se présente fréquemment sous la forme du connecteur [DB-9](#) ou [DB-25](#), mais peut aussi être d'un autre type (RJ25). Seule la version DB-25 est vraiment standardisée, la DB-9 est une adaptation d'[IBM](#) lors de la création du [PC AT](#). La transmission des éléments d'information (ou [bit](#)) s'effectue bit par bit, de manière séquentielle. Cette transmission est décrite sur la page [communication série](#).

### Utilisation

---





Un [connecteur](#) DB-9 mâle utilisé comme port série sur un [ordinateur personnel](#)

Placé à l'arrière de l'ordinateur, il était souvent occupé par une [souris](#) ou un [modem](#) de type [RTC](#)), il pouvait aussi être utilisé pour le transfert des clichés numériques depuis l'[appareil photo](#) vers le [disque dur](#) du PC.

Bien que ce port de communication ait tendance à être remplacé par l'[USB](#) sur les PC, il reste encore très utilisé dans l'industrie, notamment grâce à sa robustesse et à sa simplicité. Ainsi, ce port est toujours d'actualité, en particulier dans les systèmes automatisés : le transfert de [Grafcets](#) ou bien de lignes de programme pour [machines-outils](#) à commande numérique s'effectuent toujours par liaison RS-232.

En cas d'absence de port RS 232, il existe des adaptateurs USB/port série.

De même, de nombreux terminaux embarqués (qu'ils soient [GPS](#), modems, terminaux graphiques, etc.) utilisent le RS-232 comme méthode principale de communication avec l'extérieur. Fréquemment, les périphériques réseau ([routeurs](#), [commutateurs](#), etc.) sont équipés d'un port RS-232 au travers duquel il est possible de les configurer.

## Spécification

Le standard RS-232 permet une communication série, asynchrone et duplex entre deux équipements.

### Mécanique

Connecteur DB-25 mâle fixé à l'équipement [DTE \(Data Terminal Equipment\)](#) ou [DCE \(Data Communications Equipment\)](#), Un câble de liaison muni de connecteurs DB-25 femelle à chaque extrémité.

Schéma de raccordement du câble de liaison câble croisé :

Pin	DCE	Dénomination côté DTE	Pin	DTE
1	----	Masse de protection	----	1
2	----	Transmission des données	----	3
3	----	Réception des données	----	2
4	----	Demande de transmission	----	5
5	----	Prêt pour transmission	----	4
6	----	Données prêtes	----	20
7	----	0 Volt électrique	----	7
8	----	Détection d'un signal sur la ligne	----	8
9	----	+ Voltage	----	9
10	----	- Voltage	----	10
11	----		----	11
12	----	Deuxième Détection de signal sur la ligne	----	12
13	----	Deuxième Prêt pour transmission	----	13
14	----	Deuxième Transmission des données	----	14
15	----	DCE Émission d'un Signal d'horloge	----	17
16	----	Deuxième Réception des données	----	16
17	----	Réception d'un Signal d'horloge	----	24
18	----		----	18
19	----	Deuxième Demande de transmission	----	19

20	----	Envoyez les données	----	6
21	----	Signal de qualité de transmission	----	21
22	----	Indicateur de sonnerie	----	22
23	----	Signal de sélection de vitesse	----	23
17	----	DCE Émission d'un Signal d'horloge	----	24
25	----		----	25

Note l'éventuel signal d'horloge émis par le terminal (DTE) en pin 24 est reçu par le l'ordinateur (DCE) en pin 17.

L'éventuel signal d'horloge émis par le DCE en pin 15 est reçu par le DTE en pin 17

## Protocole

Chaque trame est composée de :

- 1 bit de départ ;
- 7 à 8 bit de données ;
- 1 bit de parité optionnel ;
- 1 ou plusieurs bit d'arrêt.

Le bit de départ a un niveau logique "0" tandis que le bit d'arrêt est de niveau logique "1". Le bit de donnée de poids faible est envoyé en premier suivi des autres.

## Électrique

Un niveau haut est représenté par une tension de -3V à -25V et un niveau bas par une tension de +3V à +25V.

Ordinairement, des niveaux de +12V et -12V sont utilisés.

## Limites

Longueur maximum de câble RS232<sup>1</sup>

Débit (bps)	Longueur (pieds)	Longueur (m)
19200	50	15.237
9600	500	152.37
4800	1000	304.75
2400	3000	914.27

## Port parallèle



Port parallèle pour imprimante (format DB-25) au dos d'un ordinateur portable

Le **Port parallèle** associé à l'interface parallèle [Centronics](#) (à l'origine : LPT pour Line Printing Terminal) est un connecteur situé à l'arrière des ordinateurs [compatibles PC](#) reposant sur la [communication parallèle](#).

Elle a été conçue pour une imprimante texte employant un jeu de caractères de 8 bits : l'[ASCII](#). Le nom vient des limitations de l'imprimante qui ne peut imprimer que du texte, une ligne après l'autre. Toutefois, les imprimantes graphiques (pouvant imprimer des images) se sont adaptées à ce système pour profiter des interfaces normalisées des ordinateurs de l'époque.

### La connectique Centronics [\[modifier\]](#)

Sa très grande robustesse mécanique a conduit à le faire utiliser aussi pour une multitude de branchements : [scanner](#), lecteur de disques amovibles, lecteur de type [Iomega Zip](#), caméra de vidéoconférence, lecteur de sauvegarde sur bandes, [graveur de CD-Rom](#) ou disques en rack.

### La connectique DB25 [\[modifier\]](#)

Le connecteur Centronics ne doit pas être confondu avec le connecteur [DB25](#) sur lequel on branche le câble de l'imprimante côté PC, qui lui est bien plus fragile mécaniquement.

### [Brochage](#) [\[modifier\]](#)

Numéro	Nom	Désignation
1	_STR - Strobe	Balayagen
2	D0 - Data bit 0	Bit de données 0

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

3	D1 - Data bit 1	Bit de données 1
4	D2 - Data bit 2	Bit de données 2
5	D3 - Data bit 3	Bit de données 3
6	D4 - Data bit 4	Bit de données 4
7	D5 - Data bit 5	Bit de données 5
8	D6 - Data bit 6	Bit de données 6
9	D7 - Data bit 7	Bit de données 7 (poids fort)
10	ACK - Acknowledgement	Acquittement
11	Busy	Occupé (lecture des données)
12	Paper Out	Plus de papier
13	Select	Sélection
14	Auto feed	Saut de page
15	Error	Erreur
16	Reset	Réinitialisation
17	Select Input	Sélection de l'entrée

18-25	GND	Masse
-------	-----	-------

(Source : commentcamarche.net.[\[1\]](#))

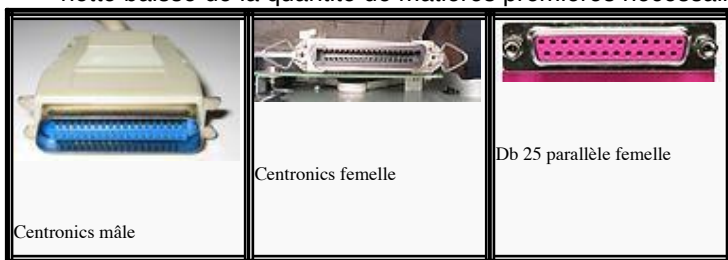
## Les câbles [\[modifier\]](#)

- En fait il existe des câbles DB25 mâle vers Centronics pour les imprimantes parallèles, des câbles DB25 femelle ou DB9 femelle vers Centronics et, des câbles DB25 femelle ou DB9 femelle vers DB25 mâle pour les imprimantes série.
- Un certain nombre d'imprimantes, comme les [Lexmark 4029](#) acceptant indifféremment les deux flots, que des tests de [tension](#) électrique permettaient de différencier, évitant tout risque d'erreur côté imprimante.

## Évolution [\[modifier\]](#)

Ce type d'interface est aujourd'hui en cours de remplacement progressif par des interfaces de type [USB](#) et [FireWire](#) ([IEEE 1394](#)) qui permettent de plus grands [débits](#), sont plus maniables, moins coûteuses et, surtout bien moins encombrantes.

- Ce ne sont pas seulement les connecteurs qui changent, mais aussi la logique de flux sous-jacent, qui de [parallèle](#) devient série et [multiplexée](#), ce qui demande davantage d'électronique, mais se traduit par une nette baisse de la quantité de matières premières nécessaires à la fabrication.



## Universal Serial Bus

L'Universal Serial Bus (**USB**) est un [bus informatique à transmission série](#) servant à connecter des [périphériques informatiques](#) à un [ordinateur](#). Le bus USB permet de connecter des périphériques [à chaud](#) et en bénéficiant du [Plug and Play](#). Il peut alimenter certains périphériques en énergie, et dans sa version 2, il autorise des débits allant de 1,5 [Mbit/s](#) à 480 [Mbit/s](#). La version 3, à venir dans les produits grand public à partir de 2010, proposera des débits jusqu'à 5 Gbit/s.





## Historique

---

L'USB a été conçu au milieu des [années 1990](#) afin de remplacer les nombreux ports externes d'ordinateur lents et incompatibles. Différentes versions de la norme furent développées au fur et à mesure des avancées technologiques.

La première version de la norme, l'**USB 1.0**, voit ses spécifications publiées en [1996](#). En [1998](#) la version **USB 1.1** lui apporte des corrections. Deux vitesses de communication sont possibles dans ces normes : 1,5 Mbit/s (faible vitesse, ou Low Speed), et 12 Mbit/s (pleine vitesse ou Full Speed). En [2000](#) sort la version **USB 2.0** qui ajoute des communications à 480 Mbit/s (haute vitesse ou High Speed). En 2005, le Wireless USB Promoter Group publie les spécifications d'une version sans-fil de l'USB : le **Wireless USB**. En 2008 c'est au tour de l'**USB 3.0** de voir ses spécifications publiées. Elle introduit les communications à 4,8 Gbit/s (vitesse supérieure ou SuperSpeed<sup>2</sup>). Les nouveaux périphériques disposeront de connexions à 6 contacts au lieu de 4, mais la [compatibilité ascendante](#) des prises et câbles avec les versions précédentes est assurée. L'introduction de l'USB 3 dans des produits grand public est prévue pour 2010.

## Marché concerné

---

USB a supplanté divers bus qui équipaient auparavant les ordinateurs : [port série RS-232](#), [port parallèle](#), [port PS/2](#), port [joystick](#) (ou port [MIDI](#)), [port SCSI](#), et même des bus internes comme [PCI](#) pour la connexion de certains dispositifs (par exemple [cartes son](#) ou [cartes de réception TV](#)).

La gamme des périphériques disponibles pour le bus USB est extrêmement vaste ; on peut cependant relever les applications suivantes :

- périphériques d'interaction avec l'utilisateur : [claviers](#), [souris](#), [Joystick \(jeu vidéo\)](#) ;
- périphériques de stockage : [disques durs](#) externes, [appareils photo](#), lecteurs [multimédia](#), et surtout [clés USB](#), un concept apparu spécifiquement pour le bus USB. Il s'agit de l'association d'une [mémoire flash](#) et d'une interface USB, le tout contenu dans un petit boîtier évoquant une clé par sa taille et sa forme ;
- multimédia et [imagerie](#) : [imprimantes](#), [scanners](#), cartes son, [webcams](#), [tuners TV](#), [écran secondaire](#) (intégrant son propre contrôleur vidéo) ;
- adaptateurs de réseau ou de communication : [Wi-Fi](#), [Ethernet](#), [Bluetooth](#), infrarouge [IrDA](#).

Le bus USB peut alimenter en énergie les périphériques, dans une certaine limite de courant consommé (environ 500 mA <sup>[[réf. nécessaire](#)]</sup>). Ceci est notamment mis à profit pour permettre la recharge d'appareils portables, pour lesquels on voit apparaître des [adaptateurs](#) secteur disposant d'une connectique USB limitée à l'[alimentation](#)

**électrique.** La connectique USB a donc une certaine diffusion au-delà des périphériques informatiques stricto sensu, en tant que connecteur électrique de faible puissance. Par exemple, un certain nombre de gadgets alimentés sur port USB sont apparus sur le marché, qui ne sont pas des périphériques informatiques : lampes d'appoint, petits ventilateurs. Cependant, cette source de courant peut s'avérer trop juste pour alimenter un disque dur externe, au quel cas on utilise un deuxième port USB pour compléter l'alimentation ou un transformateur branché sur le secteur.

Le bus USB est utilisé en interne dans certains ordinateurs, pour connecter des périphériques internes tels que webcams, récepteurs infrarouges<sup>3</sup> ou lecteurs de **cartes mémoire**.

## Spécifications techniques

---

### Caractéristiques générales

---

Le Universal Serial Bus est une connexion à haute vitesse qui permet de connecter des **périphériques** externes à un **ordinateur** (hôte dans la **terminologie** USB). Il permet le branchement simultané de 127 périphériques par contrôleur (hôte). Le bus autorise les branchements et débranchements à chaud (« **Hot-Plug** », sans avoir besoin de redémarrer l'ordinateur) et fournit l'alimentation électrique des périphériques sous 5 V, dans la limite de 500 mA.

Le bus possède une topologie **arborescente** (dite également en étoile) : les feuilles de cet arbre sont les périphériques ; les nœuds internes sont des **hubs** qui permettent de greffer des sous-arborescences dans l'arborescence principale. On trouve dans le commerce ces hubs sous forme de petits boîtiers alimentés soit sur le bus, soit sur le secteur, et qui s'utilisent comme des **multiprises**. Certains périphériques intègrent également un hub (moniteurs, claviers...). Cependant, tout bus USB possède au moins un hub situé sur le contrôleur : le hub racine, qui peut gérer les prises USB de l'ordinateur. Le nombre de hubs connectés en cascade est limité : hub racine compris, il ne doit pas exister plus de 7 couches dans l'arborescence<sup>4</sup>.

La version 1.x du bus peut communiquer dans deux modes : lent (1,5 Mbit/s) ou rapide (12 Mbit/s, soit 1,5 Mo/s) :

- le mode lent (« Low Speed ») permet de connecter des périphériques qui ont besoin de transférer peu de données, comme les claviers et souris ;
- le mode rapide (« Full Speed ») est utilisé pour connecter des imprimantes, scanners, disques durs, **graveurs de CD** et autres périphériques ayant besoin de plus de rapidité. Néanmoins il est insuffisant pour beaucoup de périphériques de stockage de masse (par exemple, il ne permet que la vitesse 4x sur les lecteurs/graveurs de **CD**).

USB 2.0 introduit un troisième mode permettant de communiquer à 480 Mbit/s (soit 60 Mo/s). Ce mode est appelé High Speed. Il est utilisé par les périphériques rapides : disques durs, graveurs

La dernière version, l'USB 3.0, comporte un quatrième mode (« Super Speed ») permettant de communiquer à 5 Gbit/s (soit 500 Mo/s). Les premiers appareils disposant de l'USB 3 sont prévus pour 2010.

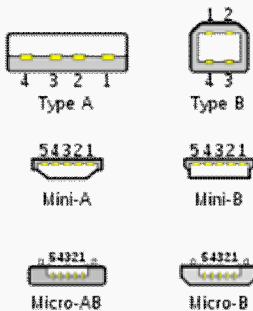
Lorsque l'on parle d'un équipement USB, il est nécessaire de préciser la révision de la norme (1.1 ou 2.0) mais également la vitesse (Low, Full ou High Speed). Par exemple, une clef USB spécifiée en USB 2.0 n'est pas forcément High Speed si cela n'est pas précisé. Les systèmes High Speed sont reconnaissables à leur logo portant explicitement la mention « High Speed ».

Le bus USB reste plus lent que des bus internes comme [PCI](#) ou [AGP](#).

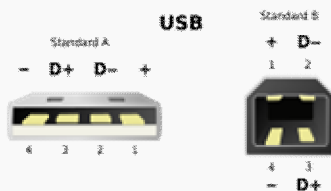
## Connectique et caractéristiques électriques



Différents types de connecteurs USB, de gauche à droite : 8 pin mâle propriétaire<sup>5</sup>, mini B mâle, B mâle, A femelle et A mâle. La micro USB n'est pas sur cette photo



Différents types de prises USB.



Prises USB de type A et B, vue de face.

L'architecture USB a pour caractéristique de fournir l'alimentation électrique aux périphériques en utilisant pour cela un câble composé de quatre fils (la masse GND, l'alimentation VBUS et deux fils de données appelés D- et D+). Ces deux derniers fils (D+ et D-) forment une paire torsadée et utilisent le principe de la [transmission différentielle](#) afin de garantir une certaine immunité aux bruits parasites de l'environnement physique du périphérique ou de son câble.

Le bus USB ne permet pas de relier entre eux deux périphériques ou deux hôtes : le seul schéma de connexion autorisé est un périphérique sur un hôte. Pour éviter des branchements incorrects, la norme spécifie deux types de connecteurs : le type A, destiné à être situé sur l'hôte, et le type B, destiné à être situé sur le périphérique.

Un hub peut comporter à la fois un connecteur B, qui permet de le relier à l'hôte, et des connecteurs A, qui permettent d'y relier des périphériques. Les appareils (hôte et périphériques) sont équipés de connecteurs femelles. Les câbles de connexion ont toujours une extrémité de type A mâle, et une extrémité de type B mâle, ce qui garantit le respect de la topologie du bus. Il peut aussi exister des câbles de prolongation équipés de connecteurs de même type mais de genres différents.

Au départ il existait donc quatre connecteurs, pour deux types et deux genres. Par la suite, devant le développement d'appareils compacts, une version miniature du connecteur B a été spécifiée. Elle est fonctionnellement équivalente au connecteur B, mais de dimensions nettement réduites.

Le brochage des connecteurs est le suivant :

Fonction	Couleur	Numéro de broche pour les types A et B	Numéro de broche pour le type mini B
Alimentation +5V (VBUS) 500 mA maximum	Rouge	1	1
Données (D-)	Blanc	2	2
Données (D+)	Vert	3	3
Masse (GND)	Noir	4	5

## Protocole

La **bande passante** est partagée temporellement entre tous les périphériques connectés. Le temps est subdivisé en **trames** (frames) ou microtrames (microframes) pendant lesquels plusieurs transferts peuvent avoir lieu.

La communication entre l'hôte (l'ordinateur) et les périphériques se fait selon un protocole basé sur l'interrogation successive de chaque périphérique par l'ordinateur. Lorsque l'hôte désire communiquer avec un périphérique, il émet un jeton (un paquet de données, contenant l'adresse du périphérique, codée sur sept **bits**) désignant un périphérique. Si le périphérique reconnaît son adresse dans le jeton, il envoie un paquet de données (de 8 à 255 **octets**) en réponse. Les données ainsi échangées sont codées selon le **codage NRZI**. Puisque l'adresse est codée sur sept bits, 128 périphériques ( $2^7$ ) peuvent être connectés simultanément à un port de ce type. Il convient en réalité de ramener ce chiffre à 127 car l'adresse 0 est une adresse réservée.

USB définit quatre types de transferts :

- transfert de commande, utilisé pour l'énumération et la configuration des périphériques. Il convient pour des données de taille restreinte ; il y a garantie de livraison (renvoi des paquets erronés) ;
- transfert d'interruption, utilisé pour fournir des informations de petite taille avec une latence faible. Ce ne sont pas des interruptions au sens informatique du terme : le périphérique doit attendre que l'hôte l'interroge avant de pouvoir effectuer un tel transfert. Ce type de transfert est notamment utilisé par les claviers et les souris ;
- transfert isochrone, utilisé pour effectuer des transferts volumineux (bande passante garantie), et en temps réel. Il n'y a par contre pas de garantie sur l'acheminement des données. Ce type de transfert est utilisé pour les flux audio et vidéo ;
- transfert en masse (bulk), utilisé pour transférer des informations volumineuses, avec garantie d'acheminement, mais sans garantie de bande passante. Ce type de transfert est utilisé par les dispositifs de stockage.

Il est possible de structurer la communication entre un hôte et un périphérique en plusieurs canaux logiques (pipes et endpoints) pour simplifier la commande du périphérique.

### **Connexion à chaud et Plug and Play : processus d'énumération**

---

Les ports USB supportent la connexion à chaud et la reconnaissance automatique des dispositifs (Plug and Play). Ainsi, les périphériques peuvent être branchés sans éteindre l'ordinateur.

Lors de la connexion du périphérique à l'hôte, ce dernier détecte l'ajout du nouvel élément grâce au changement de la tension entre les fils D+ et D-. À ce moment, l'ordinateur envoie un signal d'initialisation au périphérique pendant 10 ms, puis lui fournit du courant grâce aux fils GND et VBUS (jusqu'à 100 mA). Le périphérique est alors alimenté en courant électrique et peut utiliser temporairement l'adresse par défaut (l'adresse 0). L'étape suivante consiste à lui fournir son adresse définitive et à obtenir sa description : c'est la procédure d'énumération.

En effet, après avoir reçu son adresse, le périphérique transmet à l'hôte une liste de caractéristiques qui permettent à ce dernier de l'identifier (type, constructeur, nom, version). L'hôte, disposant de toutes les caractéristiques nécessaires est alors en mesure de charger le pilote approprié.

Les périphériques sont regroupées en types ou classes dans la terminologie USB. Tous les dispositifs d'une classe donnée reconnaissent le même protocole normalisé. Il existe par exemple une classe pour les périphériques de stockage de masse (mass storage class, MSC), implémentée par la quasi-totalité des clés USB, disques durs externes, appareils photo et par certains baladeurs. La plupart des systèmes d'exploitation possèdent des pilotes génériques, pour chaque type de périphérique. Ces pilotes génériques donnent accès aux fonctions de base, mais des fonctions avancées peuvent manquer.

### **Norme On-The-Go**

---

Article détaillé : [USB On-The-Go](#).

La norme USB 2.0 s'est enrichie d'une fonctionnalité appelée On-The-Go (OTG) pour pouvoir effectuer des échanges de données point à point entre deux périphériques sans avoir à passer par un hôte (généralement un ordinateur personnel). Un périphérique OTG peut se connecter à un autre périphérique OTG, à un périphérique (non OTG) ou à un hôte.

Dans le cas d'une connexion OTG-OTG, c'est la position du connecteur du câble sur la prise mini AB, à chaque extrémité, qui va permettre de déclarer lequel des deux périphériques OTG va être l'hôte. Ensuite, il peut se produire un renversement des rôles suite à une étape de négociation entre les deux systèmes OTG (protocole HNP).

Les applications de cette technologie sont par exemple la connexion directe d'un appareil photo avec une imprimante, la connexion d'un mobile avec un [lecteur MP3](#)

Voir aussi : **(en)** <http://www.usb.org/developers/onthego/>.

## RJ45

---

Un connecteur **RJ45** est une interface physique souvent utilisée pour terminer les câbles de type paire torsadée.

« RJ » vient de l'anglais Registered Jack (prise jack enregistrée) qui est une partie du Code des règlements fédéraux (Code of Federal Regulations) aux États-Unis. Il comporte huit broches de connexions électriques.

Il est souvent utilisé avec des standards comme le TIA/EIA-568-B qui décrit le brochage de terminaison du câblage.

Connecteur RJ45 vu du haut



Prises RJ45

Prise RJ45 vue du bas



## Usage

---

Une utilisation très courante est le câblage [Ethernet](#), utilisant quatre broches (2 paires). On l'utilise aussi comme connecteurs de [téléphones](#) de bureaux et pour les applications de [réseaux informatiques](#) comme [l'ISDN](#) et les [T1](#).

Ainsi, [France Télécom](#) recommande l'utilisation du RJ-45 raccordés en [réseau en étoile](#), pour les nouvelles installations téléphoniques, en lieu et place de la [prise en T](#), depuis 2003. Par ailleurs, un décret royal espagnol définit les cas d'utilisation du [RJ-11](#) et du RJ-45 pour les points utilisateurs de terminaison du réseau (TR1) téléphonique espagnol.

Cette norme est aussi en vigueur au Canada et aux États-Unis pour l'utilisation de la prise RJ-45.

## Câblage

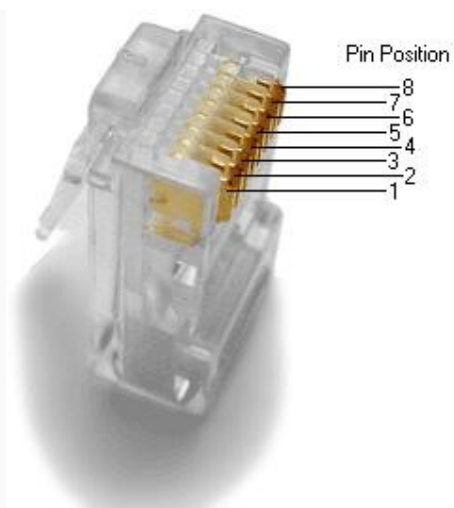
---

Lors d'un câblage informatique en 10/100 Mbit/s, seules les broches 1-2 et 3-6 sont utilisées pour transmettre les informations. Lors d'un câblage informatique en 1 000 Mbit/s (1 Gbit/s) les 8 broches sont utilisées. Lorsque l'on branche un poste de travail dans un [concentrateur](#) (hub) ou un [commutateur](#) (switch), un câble droit doit être utilisé. Lorsque l'on doit brancher deux postes de travail ensemble, un câble croisé doit être utilisé, sauf pour le cas d'une communication en Gigabit où il faudra aussi utiliser un câble droit. Dans le câble croisé, les paires utiles sont inversées, c'est-à-dire que la paire de transmission d'un côté est connectée aux broches de réception de l'autre côté.

Certains équipements réseau moderne sont cependant capable de faire du [MDI/MDI-X](#), c'est-à-dire du (dé)croisement automatique en fonction du type de câble utilisé, des adaptateurs réseaux et de la situation présente. Ce (dé)croisement se fait de manière logicielle au niveau d'un des deux adaptateurs (ou sur le système d'exploitation) après que ceux-ci se soient mis d'accord sur l'adaptateur à inverser.

## Câblage droit

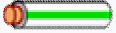

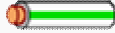



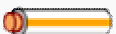





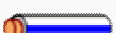





---







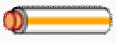



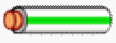





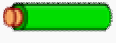





Brochage de la prise RJ45

Le câble droit est utilisé pour connecter l'appareil à un hub ou un switch.

embout 1 <=====> embout 2

T568A				T568A		
n° broche	n° paire	Couleur		Couleur	n° paire	n° broche
1	1	 Blanc-vert		 Blanc-vert	1	1
2	1	 Vert		 Vert	1	2
3	2	 Blanc-orange		 Blanc-orange	2	3
4	3	 Bleu		 Bleu	3	4
5	3	 Blanc-bleu		 Blanc-bleu	3	5
6	2	 Orange		 Orange	2	6





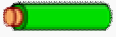









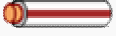



7	4	 Blanc-brun	 Blanc-brun	4	7
8	4	 Brun	 Brun	4	8
<b>T568B</b>				<b>T568B</b>	
n° broche	n° paire	Couleur		Couleur	n° paire n° broche
1	1	 Blanc-orange	 Blanc-orange	1	1
2	1	 Orange	 Orange	1	2
3	2	 Blanc-vert	 Blanc-vert	2	3
4	3	 Bleu	 Bleu	3	4
5	3	 Blanc-bleu	 Blanc-bleu	3	5
6	2	 Vert	 Vert	2	6
7	4	 Blanc-brun	 Blanc-brun	4	7
8	4	 Brun	 Brun	4	8

### Câblage croisé [\[modifier\]](#)






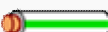










Le câble croisé est utilisé pour connecter deux appareils identiques ensemble et ainsi s'affranchir d'un hub ou switch ; le croisement ci-dessous est valable pour les connexions 1 000 Mbit/s (Gigabit). La connexion d'un appareil à un switch ou à un hub peut se faire par câble croisé à condition d'avoir un switch, un hub ou un

adaptateur réseau qui détecte le câblage (système de Croisement Auto MDI/MDI-X). Depuis quelques années, la connexion entre deux PC peut se faire par câble non croisé, la carte réseau étant capable d'analyser si le câble est croisé ou non (natif pour les cartes gigabit).

embout 1 <=====x=====> embout 2

code couleur T568A				code couleur T568B		
n° broche	n° paire	Couleur		Couleur	n° paire	n° broche
1	3	 Blanc-vert		 Blanc-orange	2	1
2	3	 Vert		 Orange	2	2
3	2	 Blanc-orange		 Blanc-vert	3	3
4	1	 Bleu		 Blanc-brun	4	4
5	1	 Blanc-bleu		 Brun	4	5
6	2	 Orange		 Vert	3	6
7	4	 Blanc-brun		 Bleu	1	7
8	4	 Brun		 Blanc-bleu	1	8

Certains équipements un peu anciens ou certains types d'installations peuvent nécessiter d'avoir un câble croisé uniquement avec les paires 2 et 3, les 2 autres paires (brins bleu/blanc-bleu et brun/blanc-brun) ne devant pas être croisés. On a alors un câble croisé qui ne peut pas fonctionner en Gigabit/s (mais fonctionne en 10/100 Mbit/s donc) et qui ressemble à ça :

code couleur T568A				code couleur T568B		
n° broche	n° paire	Couleur		Couleur	n° paire	n° broche
1	3	 Blanc-vert		 Blanc-orange	2	1
2	3	 Vert		 Orange	2	2
3	2	 Blanc-orange		 Blanc-vert	3	3
4	1	 Bleu		 Bleu	1	4
5	1	 Blanc-bleu		 Blanc-bleu	1	5
6	2	 Orange		 Vert	3	6
7	4	 Blanc-brun		 Blanc-brun	4	7
8	4	 Brun		 Brun	4	8

Il est donc conseillé d'avoir les 2 types de câbles croisés

Aussi, plutôt que d'avoir un cordon croisé RJ45 mâle/RJ45 mâle, on peut préférer créer un « adaptateur croiseur » en utilisant un connecteur RJ45 mâle et un connecteur RJ45 femelle en suivant les mêmes montages que ci-dessus. Ainsi, en utilisant en plus un cordon réseau droit de la longueur qui nous intéresse, on obtient facilement un cordon croisé sur mesure en passant par ce petit « adaptateur » (qui se trouve également dans le commerce). Le seul inconvénient ici est qu'on ajoute des connectiques et donc autant de sources potentielles de perte de signal

## Video Graphics Array

---

**Video Graphics Array (VGA)** est un standard d'affichage pour ordinateurs. Il a été lancé en 1987 par IBM sous le nom MCGA en tant qu'amélioration des standards EGA et CGA à l'occasion de la mise sur le marché de la gamme PS/2. VGA appartient à une famille de standards d'IBM et reste compatible avec les précédents formats.

Comme d'autres réalisations d'IBM, VGA a été très largement cloné par d'autres fabricants. Bien que sa forme fût obsolète, dépassée par le standard XGA, c'est le dernier standard IBM que la majorité des fabricants ont décidé de suivre pour les architectures PC. Il fut ensuite dépassé par le standard SVGA.

Le terme VGA désigne aussi bien un mode d'affichage (640 × 480, etc.) qu'une connectique (connecteur VGA).



## Spécifications

---

Le format utilise 356 kibioctets (Kio) de mémoire vidéo et fonctionne selon deux modes : 16 couleurs ou 256 couleurs choisies parmi une palette de 262 144 couleurs. La définition maximum est de 720 colonnes par 480 lignes (720 × 480) avec un taux de rafraîchissement de 70.

Le standard VGA supporte également 4 plans vidéo, le scrolling matériel, la division de l'écran en zones indépendantes et des polices de caractères définies par logiciel.

Les modes graphiques standard sont :

- 640 × 480 × 4 (16 couleurs)
- 640 × 400 × 4 (16 couleurs)
- 320 × 200 × 4 (16 couleurs)
- 320 × 200 × 8 (256 couleurs) ou Mode 13h

Il supporte également les précédents standards : [EGA](#), [CGA](#) et [MDA](#), et d'autres non documentés. Un autre mode graphique appelé [Mode X](#) permet d'autres solutions techniques et définitions qui ne sont pas disponibles en [Mode 13h](#).

Le mode texte [alphanumérique](#) est de 80x25 ou 43x25 caractères. Chaque cellule peut être définie en utilisant 16 couleurs de texte qui peut être rendu clignotant. Dans ce cas, seules 8 couleurs sont disponibles pour le fond contre 16 si le texte n'est pas clignotant. Bien qu'un mode monochrome soit disponible, la plupart des programmeurs utilisent le mode couleur avec un texte gris et un fond noir.

Matériellement, l'espace vidéo monochrome se situe dans la plage d'adresse mémoire 0xB0000-0xB7FFF, et l'espace en couleur dans la plage 0xB8000-0xBFFFF. En mode couleur, chaque cellule de l'écran est associée à deux octets l'un pour le caractère et l'autre utilisé pour ses attributs (clignotement, police, couleur ).

## Connectique

La connexion entre un ordinateur et un moniteur se faisait traditionnellement à l'aide de connecteurs [D-sub](#) de haute densité à 15 broches ([connecteur VGA](#)), ou de connecteurs miniatures [Mini-VGA](#).

La connectique VGA, qui véhicule uniquement des signaux analogiques, est aujourd'hui concurrencée par de nouvelles solutions numériques telles que [DVI](#), [HDMI](#) ou [DisplayPort](#) qui équipent les nouveaux modèles d'ordinateurs.

## Table de comparaison

Norme d'affich age	X (largeur)	Y (hauteur)	Pixel s (en millio ns)	Form at d'ima ge	Pourcentage de différence en pixels								Format écran large	Dimensio n typique de l'écran	
					QVG A	VG A	SVG A	XG A	XG A+	SXG A	SXG A+	UXG A			QXG A
<a href="#">QVGA</a>	320	240	0.08	1.33	0%	-75%	?	?	?	?	?	?	?		2.8 / 7,11 cm
VGA	640	480	0.31	1.33	?	0%	-36%	-61%	-69%	-77%	-79%	-84%	-90%	<a href="#">WVGA</a>	
<a href="#">SVGA</a>	800	600	0.48	1.33	?	56%	0%	-39%	-52%	-63%	-67%	-75%	-85%		

<u><b>XGA</b></u>	1024	768	0.79	1.33	?	156 %	64%	0%	-21%	-40%	-47%	-59%	-75%	<u><b>WXGA</b></u>	15 / 38 c m
<u><b>XGA+</b></u>	1152	864	1.00	1.33	?	224 %	107 %	27 %	0%	-24%	-32%	-48%	-68%	<u><b>WXGA</b></u> <u><b>±</b></u>	17 / 43 c m
<u><b>SXGA</b></u>	1280	1024	1.31	1.25	?	327 %	173 %	67 %	32%	0%	-11%	-32%	-58%	<u><b>WSXG</b></u> <u><b>A</b></u>	17-19 / 43-48 cm
<u><b>SXGA+</b></u>	1400	1050	1.47	1.33	?	379 %	206 %	87 %	48%	12%	0%	-23%	-53%	<u><b>WSXG</b></u> <u><b>A+</b></u>	
<u><b>UXGA</b></u>	1600	1200	1.92	1.33	?	525 %	300 %	144 %	93%	46%	31%	0%	-39%	<u><b>WUXG</b></u> <u><b>A</b></u>	20 / 51 c m
<u><b>QXGA</b></u>	2048	1536	3.15	1.33	?	924 %	555 %	300 %	216 %	140 %	114%	64%	0%	<u><b>WOXG</b></u> <u><b>A</b></u>	30 / 76 c m

## Integrated Drive Electronics

L' **IDE**, sigle de **Integrated Drive Electronics**, est le plus répandu des standards commerciaux d'interface de connexion pour mémoires de masses (disque dur, CDBOM, DVD) en micro-informatique. Cette connexion s'appuie sur les standards ATA et ATAPI.

Ce document présente l'interface IDE. Il n'est pas exhaustif et de nombreuses fonctions sont évoquées sans être détaillées. Néanmoins, les informations contenues dans ce document suffisent pour les opérations de base, d'ailleurs illustrées par du code.

**Attention : ce document ne doit servir que d'introduction. Afin d'aller plus loin dans la connaissance d'ATA et d'ATAPI, il est préférable de consulter des documents de meilleure qualité, idéalement les spécifications officielles.**



Une nappe IDE

## Présentation

---

Les périphériques (disques, lecteurs de CD) sont reliés à la carte mère par une nappe souple comportant des connecteurs 40 points, parfois munis d'un détrompeur. Ces nappes étaient par le passé munies de 40 fils, mais depuis l'apparition de l'ATA 100, les nappes à 80 fils deviennent monnaie courante. La longueur standard des nappes est de 46 cm.

- Ces connecteurs sont identiques pour le contrôleur et les périphériques, (voir illustration).
- Les cartes mères sont souvent équipées de 2, voire 4 ports IDE ( en 2009, et ce depuis quelques années, il est très rare de voir plus d'un connecteur IDE sur une carte mère récente ). À l'avenir, les nouvelles cartes mères devraient voir ce système disparaître de leur constitution en raison du début de l'obsolescence de ce standard. Chaque port permet de brancher 2 périphériques : un en **maître**, un en **esclave**. Une carte mère disposant de 2 ports IDE permet donc de brancher 4 périphériques de stockage ; on parlera alors de maître primaire/secondaire et esclave primaire/secondaire.
- La distinction maître/esclave permet simplement de séparer logiquement les unités de stockage qui sont elles connectées physiquement en parallèle sur le contrôleur, par contre l'exploitation de chacun d'eux est similaire.
- Pour effectuer cette distinction **Master / Slave** (ou Maître / Esclave en français), on positionne un cavalier sur le sélecteur incorporé au périphérique, en général sur la tranche entre le connecteur destiné à la nappe et celui qui est destiné à l'alimentation électrique. Il existe aussi une position CS (Cable Select, en français sélection par le câble) qui permet (si on positionne les 2 périphériques en CS) de déterminer automatiquement lequel est maître et lequel est esclave, en fonction de la position sur le câble. Dans ce cas, le fonctionnement standard suppose que le dernier connecteur de la nappe accueille le périphérique maître (utilisé par exemple pour le disque dur contenant le système d'exploitation) tandis que le connecteur intermédiaire permet le branchement du périphérique esclave.

## ATA et ATAPI

---

La connexion IDE tire parti des protocoles ATA/ATAPI.

ATAPI (ATA with Packet Interface extension) est en fait une extension de ATA (AT Attachement). Ce dernier est le protocole utilisé par les disques durs IDE tandis qu'ATAPI est plutôt utilisé par les lecteurs et graveurs de CD-ROM et DVD-ROM ainsi que par quelques lecteurs de disquettes spéciales de type ZIP par exemple.

La principale différence entre les deux protocoles réside dans l'existence, dans ATAPI, de l'extension Packet Interface qui implémente le jeu d'instructions Packet. De plus, de nombreuses commandes ATA sont interdites si ce jeu d'instructions est présent.

Dans les sections suivantes, les commandes réservées à ATA ou à ATAPI seront indiquées. Les commandes communes aux deux protocoles ne porteront pas de mention spéciale.

## Les différents standards

Standard	Autres dénominations	Taux de transfert (Mo/s)	Nouveautés	Référence ANSI
ATA-1	ATA, IDE	PIO 0,1,2: 3.3, 5.2, 8.3 Single-word DMA 0,1,2: 2.1, 4.2, 8.3 Multi-word DMA 0: 4.2	Supporte jusqu'à 528 Mo	<a href="#">X3.221-1994</a> (obsolète depuis 1999)
ATA-2	EIDE, Fast ATA, Fast IDE, Ultra ATA	PIO 3,4: 11.1, 16.6 Multi-word DMA 1,2: 13.3, 16.6	LBA (jusqu'à 8.4 Go)	<a href="#">X3.279-1996</a> (obsolète depuis 2001)
ATA-3	EIDE	"	S.M.A.R.T., Sécurité	<a href="#">X3.298-1997</a> (obsolète depuis 2002)
ATA-4	ATAPI-4, ATA/ATAPI-4	Ultra-DMA/33: UDMA 0,1,2: 16.7, 25.0, 33.3	jeu d'instructions <i>Packet</i>	NCITS 317-1998
ATA-5	ATA/ATAPI-5	Ultra-DMA/66: UDMA 3,4: 44.4, 66.7	détecte les câbles à 80 fils	NCITS 340-2000
ATA-6	ATA/ATAPI-6	Ultra-DMA/100: UDMA 5: 100	Automatic Acoustic Management	NCITS 347-2001



ATA-7	ATA/ATAPI-7	Ultra-DMA/133: UDMA 6: 133	--	NCITS 361-2002
ATA-8	ATA/ATAPI-8	--	--	en projet

## Jeu d'instructions Packet

Ce jeu d'instructions constitue la principale différence entre ATA et ATAPI. Il implémente les deux commandes suivantes :

- Obtention d'informations : une commande du même type existe dans le protocole ATA mais fournit des informations différentes. Ces deux commandes sont décrites plus bas.
- Envoi d'une commande Packet : cette commande permet l'envoi de commandes Packet dans un format spécial par le biais du port de données. Ces commandes permettent d'envoyer plus d'informations que les commandes ATA normales. Cette commande est également décrite plus bas.

Ces commandes servent d'interface à un jeu d'instructions spéciales spécifiques au type de périphérique ([CD-ROM](#), CD-R/RW, [DVD](#) ). Ces commandes ne sont pas définies par le protocole ATAPI.

Dans le cas des [CD-ROM](#) et des [DVD](#), ces commandes sont définies par le T10 (Technical Committee T10, dépendant de NCITS (National Committee for Information and Technology Standards) chargé de [SCSI](#)) dans les MMC (Multimedia Commands 1, 2 et 3 actuellement).

Note : Ces commandes étaient, pour les [CD-ROM](#), définies dans le document SFF-8020i, maintenant obsolète.

Tout système digne de ce nom doit impérativement supporter un protocole soit par le biais d'un [pilote](#) ou bien sûr, serait plus simple d'utiliser le [BIOS](#) qui fournit déjà des fonctions d'accès aux disques durs ([interruption](#) 13h) mais ces fonctions sont limitées, lentes, et parfois [buguées](#). Se baser sur le [BIOS](#) ne permet donc pas d'avoir un système fiable sans compter qu'en mode protégé, cela est impossible. C'est pourquoi il faut réécrire les routines d'accès aux disques pour avoir un pilote satisfaisant.

Quelques-unes des commandes de base sont décrites dans ce document.

## Ports et commandes

### Récapitulatif

Voici un récapitulatif des ports utilisés par le protocole IDE.

(Voir plus bas la signification de X et Y)	
Adresse	Description

$1F0 + X$	Registres de commande du 1 <sup>er</sup> contrôleur
$3F0 + Y$	Registres de contrôle du 1 <sup>er</sup> contrôleur
$170 + X$	Registres de commande du 2 <sup>e</sup> contrôleur
$370 + Y$	Registres de contrôle du 2 <sup>e</sup> contrôleur
$F0 + X$	Registres de commande du 3 <sup>e</sup> contrôleur
$2F0 + Y$	Registres de contrôle du 3 <sup>e</sup> contrôleur
$70 + X$	Registres de commande du 4 <sup>e</sup> contrôleur
$270 + Y$	Registres de contrôle du 4 <sup>e</sup> contrôleur

**Lecture des commandes (entrée)**

<b>X</b>	<b>Signification</b>
0	Données
1	Registre d'erreur
2	Nombre de secteurs
3	Secteur
4	Cylindre inférieur

5	Cylindre supérieur
6	Lecteur et tête
7	État

**Écriture des commandes (sortie)**

X	Signification
0	Données
1	Précompensation d'écriture
2	Nombre de secteurs
3	Secteur
4	Cylindre inférieur
5	Cylindre supérieur
6	Lecteur et tête
7	Commande

**Lecture des contrôles (entrée)**

Y	Signification
---	---------------

6	État du disque dur
7	Registre d'adresses

**Écriture des contrôles (sortie)**

Y	Signification
6	Registre de contrôle

**Détails des ports****70h, F0h, 170h, 1F0h - Données, E/S, 16 bits**

Ce port permet de transférer les données en lecture et en écriture.

Le transfert se fait par mots (16 bits).

**71h, F1h, 171h, 1F1h - Registre des erreurs, Entrée, 8 bits**

Ce registre contient le code d'erreur de la dernière opération exécutée. Après la commande diagnostic, il contient le résultat de cette commande.

**Signification lorsque le bit d'erreur du registre d'état est défini**

Bit	Valeur	Signification
7	1	Mauvais secteur détecté
6	1	Données non corrigibles
5	1	Changement de support (uniquement pour les supports amovibles)
4	1	Secteur ou adresse non trouvée, une requête sur un emplacement inexistant a été demandée
3	1	Demande de modification de support (uniquement pour les supports amovibles)

2	1	Commande interrompue
1	1	Piste 0 non trouvée, erreur pendant le recalibrage
0	1	Secteur trouvé mais impossible d'y accéder, le secteur est probablement endommagé

**Signification après la commande diagnostic (lecteur 0 (maître) sélectionné)**

Valeur	Lecteur 0 (Maître)	Lecteur 1 (Esclave)
1	Pas d'erreur	Pas d'erreur
2 3 4 5	Erreur	Pas d'erreur
0x81	Pas d'erreur	Erreur
0x82 0x83 0x84 0x85	Erreur	Erreur

Lors de l'exécution de la commande diagnostic, le maître est sélectionné. Pour obtenir l'état du lecteur esclave, il faut, après le diagnostic, sélectionner l'esclave puis relire ce port :

**Signification après la commande diagnostic (lecteur 1 (esclave) sélectionné)**

Valeur	Lecteur 1 (Esclave)
1	Pas d'erreur

2	Erreur
3	
4	
5	

**71h, F1h, 171h, 1F1h - Précompensation d'écriture, Sortie, 8 bits**

Ce port est présent uniquement pour des raisons de compatibilité avec les anciens disques mais les contrôleurs IDE l'utilisent souvent pour des fonctions spécifiques selon les commandes.

**72h, F2h, 172h, 1F2h - Nombre de secteurs, E/S, 8 bits**

Ce registre contient le nombre de secteurs à lire ou à écrire, 0 signifiant en réalité 256. À la fin de l'opération de lecture ou d'écriture, il contient le nombre de secteurs restants (0 signifie que la commande a totalement aboutie). Il est parfois utilisé à d'autres fins par d'autres commandes.

**73h, F3h, 173h, 1F3h - Secteur, E/S, 8 bits**

Ce registre contient le numéro du 1<sup>er</sup> secteur concerné par chaque opération d'accès. Il peut également contenir les bits 0 à 7 de l'adresse LBA (voir la section correspondante)

Lorsqu'une opération est terminée, ce registre contient le numéro du dernier secteur affecté par l'opération.

**74h, F4h, 174h, 1F4h - Cylindre inférieur, E/S, 8 bits**

Ce registre contient les 8 bits de poids faibles du numéro de cylindre pour l'opération. Il peut également contenir les bits 8 à 15 de l'adresse LBA.

Une fois l'opération achevée, il contient les 8 bits de poids faibles du dernier cylindre affecté.

**75h, F5h, 175h, 1F5h - Cylindre supérieur, E/S, 8 bits**

Ce registre contient les 8 bits de poids forts du numéro de cylindre pour l'opération. Certains contrôleurs n'utilisent que les 2 bits de poids faibles de ce registre. Il est donc préférable de ne pas utiliser les autres. Il peut également contenir les bits 16 à 23 de l'adresse LBA (et dans ce cas, tout le registre est utilisé).

Une fois l'opération achevée, il contient les 8 bits de poids forts du dernier cylindre affecté.

**76h, F6h, 176h, 1F6h - Lecteur et tête, E/S, 8 bits**

Ce registre contient le lecteur sélectionné (bit 4, 0 = maître, 1 = esclave) ainsi que le numéro de la tête (bits 0 à 3) pour l'opération. Les bits 0 à 3 peuvent également contenir les bits 24 à 27 de l'adresse LBA.

Les bits 5 et 7 doivent être positionnés à 1 tandis que le bit 6 indique le mode d'adressage (0 = CHS, 1 = LBA)

**77h, F7h, 177h, 1F7h - État, Entrée, 8 bits**

Ce registre contient l'état du contrôleur. Sa lecture provoque l'effacement de toute interruption en instance et constitue une confirmation tacite de celle-ci.

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

Bit	Valeur	Signification
7	0	Contrôleur non occupé
	1	Contrôleur occupé
6	0	Lecteur sélectionné non prêt
	1	Lecteur prêt à répondre à une commande du contrôleur
5	0	Pas d'erreur d'écriture sur le lecteur sélectionné
	1	Erreur d'écriture
4	0	Recherche en cours
	1	Recherche terminée, les têtes sont à la position demandée et prêtes à lire ou écrire
3	0	Le contrôleur n'est pas en attente d'un transfert par le port de données
	1	Le contrôleur est prêt à recevoir ou envoyer des mots (2 octets) sur le port de données
2	0	Les données lues ne contenaient pas d'erreur qui ait pu être corrigée
	1	Les données lues contenaient des erreurs qui ont pu être réparées par le disque
1		Ce bit n'est pas utilisé sur les lecteurs récents
0	0	Pas d'erreur dans la commande précédente

	1	Erreur dans la commande précédente. La nature de l'erreur est indiquée dans le registre d'erreur
--	---	--

**77h, F7h, 177h, 1F7h - Commande, Sortie, 8 bits**

C'est par ce port que sont envoyées les commandes. L'envoi d'une commande se fait en dernier, après avoir indiqué tous les paramètres nécessaires dans les autres ports.

Les commandes principales sont détaillées plus bas.

**276h, 2F6h, 376h, 3F6h - État, Entrée, 8 bits**

Ce registre est identique au registre d'état 77h, F7h, 177h, 1F7h mais n'influe pas sur les interruptions en cours.

**276h, 2F6h, 376h, 3F6h - Registre de contrôle, Sortie, 8 bits**

Ce registre contrôle l'initialisation du contrôleur.

Bit	Valeur	Signification
7		Inutilisés
6		
5		
4		
3		Lecteur de 1 à 8 têtes
		Lecteur de plus de 8 têtes
2		Fonctionnement normal
	1	Initialisation
1	0	Autorise les requêtes d'interruption (IRQ 14 pour le 1e contrôleur, IRQ 15 pour le second, IRQ 11 pour le 3e et IRQ 10 pour le dernier)
	1	Désactive la requête d'interruption
0		Inutilisé



Pour initialiser le contrôleur, il faut positionner le bit 2 à 1 pendant 4.8 microsecondes ou plus puis le vider.

### **277h, 2F7h, 377h, 3F7h - Registre d'adresses, Entrée, 8 bits**

Ce port fournit des informations sur la tête et le lecteur sélectionné mais est assez peu utilisé car il n'est pas supporté par tous les contrôleurs et est de plus partagé avec le contrôleur de disquettes.

## **Principales commandes**

---

Le registre de commande peut, comme son nom l'indique, recevoir des commandes, lorsque, toutefois, l'état du contrôleur, indiquer par le registre d'état, le lui permet.

Voici un bref descriptif des plus importantes :

### **00h - Aucune opération**

N'effectue aucune opération mais positionne le bit 2 du registre d'erreur (commande interrompue).

### **10h à 1F - Recalibrer**

Cette commande initialise le lecteur en positionnant la tête de lecture sur le cylindre 0. Cette commande tient compte de la valeur de la tête et du lecteur. Les autres registres sont ignorés.

### **20h - Lire plusieurs secteurs, reessayer en cas d'erreur**

Cette commande permet de lire plusieurs secteurs. Si une erreur de données survient, le contrôleur recommence pour tenter d'obtenir des données valides. Le nombre de tentatives dépend du constructeur.

En cas de réussite, les données peuvent être lues depuis le registre de données. Une interruption est déclenchée au transfert de chaque secteur.

Commande interdite si le jeu de commandes Packet est présent.

### **21h - Lire plusieurs secteurs, une seule tentative**

Cette commande est identique à la précédente mais, en cas d'erreur, le contrôleur n'effectue pas de nouvelles tentatives.

En cas de réussite, les données peuvent être lues depuis le registre de données. Une interruption est déclenchée au transfert de chaque secteur.

Commande interdite si le jeu de commandes Packet est présent.

### **30h - Écrire plusieurs secteurs, reessayer en cas d'erreur**

Cette commande permet d'écrire plusieurs secteurs. Si une erreur de données survient, le contrôleur recommence. Le nombre de tentatives dépend du constructeur.

En cas de réussite, les données peuvent être écrites depuis le registre de données. Une interruption est déclenchée au transfert de chaque secteur.

Commande interdite si le jeu de commandes Packet est présent.

### **31h - Écrire plusieurs secteurs, une seule tentative**

Cette commande est identique à la précédente mais, en cas d'erreur, le contrôleur n'effectue pas de nouvelles tentatives.

En cas de réussite, les données peuvent être écrites depuis le registre de données. Une interruption est déclenchée au transfert de chaque secteur.

Commande interdite si le jeu de commandes Packet est présent.

### **70h à 7Fh - Recherche**

Cette commande recherche l'emplacement indiqué par les informations CHS ou LBA, puis y positionne la tête de lecture. Les commandes nécessitant l'accès à un point du disque, comme la lecture ou l'écriture, effectue implicitement cette recherche. Cette fonction ne doit donc pas nécessairement être appelée avant les autres commandes.

Commande interdite si le jeu de commandes Packet est présent.

### **90h - Diagnostic**

Cette commande effectue un diagnostic. Le lecteur 0 doit être sélectionné mais le diagnostic s'applique aux 2 lecteurs.

### **ECh - Obtenir les informations sur le disque**

Cette commande renvoie 256 mots, c'est-à-dire un secteur, par le registre de données contenant différentes informations sur le lecteur sélectionné. Voici les quelques une de ces informations. Pour plus de détails, reportez-vous aux spécifications officielles.

Indice	Taille	Signification
2h	mot	Nombre total de cylindres logiques ou 16383 si le double-mot à l'indice 78h dépasse 16515072
6h	mot	Nombre total de têtes logiques ou 16 si le double-mot à l'indice 78h dépasse 16515072
Ch	mot	Nombre total de secteurs logiques par piste logique ou 63 si le double-mot à l'indice 78h dépasse 16515072
14h	10 mots	Numéro de série
36h	20 mots	Modèle

78h	double-mot	Nombre total de secteurs adressables en mode LBA
A0h	mot	Numéro majeur de révision des spécifications ATA
A2h	mot	Numéro mineur de révision des spécifications ATA

Commande interdite si le jeu de commandes Packet est présent.

#### A1h - Obtenir les informations sur le disque (Jeu d'instructions Packet)

Cette commande est similaire à la commande précédente mais est réservée au jeu d'instructions Packet. Les informations renvoyées sont toutefois différentes. Pour une description complète, reportez-vous aux spécifications officielles.

Indice	Taille	Signification
14h	10 mots	Numéro de série
36h	20 mots	Modèle
A0h	mot	Numéro majeur de révision des spécifications ATA
A2h	mot	Numéro mineur de révision des spécifications ATA

Commande interdite si le jeu de commandes Packet est absent.

#### A0h - Envoyer une commande Packet

Cette commande permet d'envoyer une commande Packet au contrôleur.

Voici comment utiliser cette commande :

##### Lancer la commande

Features (0x1f1, 0x171, 0xf1, 0x71)	0
Sector Count (0x1f2, 0x172, 0xf2, 0x72)	0
Sector Number (0x1f3, 0x173, 0xf3, 0x73)	0
Byte Low (0x1f4, 0x174, 0xf4, 0x74)	(1)
Byte High (0x1f5, 0x175, 0xf5, 0x75)	(1)

Head and Disk (0x1f6, 0x176, 0xf6, 0x76)	(2)
Command (0x1f7, 0x177, 0xf7, 0x77)	0xa0

(1) Ces deux registres contiennent le nombre maximum d'octet qui vont être transférés (ex. 4096 : Byte High = 0x10 ; Byte Low = 0)

(2) Ce registre s'utilise comme pour toutes les commandes.

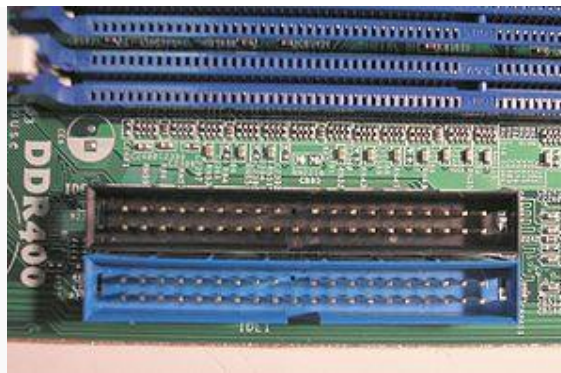
Lorsque le contrôleur est prêt à recevoir la commande, Status & 0x8 == 8 (DRQ bit - Data ReQuest) et Interrupt Reason (Sector Count) & 0x7 == 1 (REL=0; I/O=0 ; C/D=1). Le paquet de commande peut alors être envoyé par le port de données (0x1f0, 0x170, 0xf0, 0x70).

Lorsque le contrôleur est prêt à envoyer ou recevoir des données (dans le cas d'une commande nécessitant un transfert), Status & 0x8 == 8 (DRQ bit - Data ReQuest) et Interrupt Reason (Sector Count) & 0x7 == 0 (REL=0; I/O=0 ; C/D=0) si le contrôleur reçoit, ou Status & 0x8 == 8 (DRQ bit - Data ReQuest) et Interrupt Reason (Sector Count) & 0x7 == 2 (REL=0; I/O=1 ; C/D=0) si le contrôleur envoie.

Enfin, Interrupt Reason (Sector Count) & 0x7 == 3 (REL=0; I/O=1 ; C/D=1) pour indiquer que la commande est terminée (avec ou sans erreur). Dans le cas d'une erreur, le registre d'erreur contient dans ses 4 bits de poids forts le numéro Sense Key de l'erreur. L'erreur complète peut être connue grâce à la commande Request Sense (non traitée dans ce document).

Commande interdite si le jeu de commandes Packet est absent.

## Quelques opérations courantes



Connecteur ATA sur une [carte mère](#)

Dans cette section, tous les codes sont écrits en assembleur AT&T (par exemple GNU Assembly compiler). Ils sont susceptibles de contenir quelques erreurs car ils n'ont pas été testés tels qu'ils sont présentés ici (puisque'ils ne sont pas complets). Par ailleurs, les méthodes présentées ne sont pas nécessairement les seules ou les meilleures méthodes existantes. Ils sont fournis à titre d'exemples. Les difficultés présentées ci-après sont principalement dues au manque d'uniformité des matériels qui ne respectent pas toujours à la lettre les spécification ATA/ATAPI, avec pour résultat des comportements qui peuvent varier dans certains cas (comme lorsqu'un disque est absent par exemple).

## Détecter les contrôleurs

---

Pour savoir si un contrôleur est présent, il faut tester ces ports. Sur certains système, un port non attribué renverra toujours 0xff. Malheureusement, un port attribué peut aussi renvoyer 0xff et sur certains systèmes, la valeur est aléatoire. Vérifier cette valeur n'est donc pas un moyen sûr de détecter la présence d'un contrôleur.

Une autre méthode est de modifier la valeur d'un port en lecture/écriture et de vérifier ensuite que la modification a été effectuée.

Le registre de lecteur et de tête est en entrée/sortie. Aussi, il peut être utilisé pour cette opération :

- Lecture du disque actuellement sélectionné :

```
movw $PORT_HEAD_AND_DISK, %dx // 0x1f6, 0x176, 0xf6 ou 0x76 selon le contrôleur testé
```

```
inb %dx, %al
```

```
movb %al, %bl
```

```
andb $0x10, %bl
```

```
shrb $4, %bl
```

BL contient maintenant 0 (Maître) ou 1 (Esclave)

- Sélection de l'autre disque :

```
cmpb $0, %bl
```

```
jz setslave
```

```
jmp setmaster
```

setmaster:

```
andb $0xef, %al
```

```
jmp set
```

setslave:

```
orb $0x10, %al
```

set:

```
outb %al, %dx
```

- Relecture du disque actuellement sélectionné :

```
inb %dx, %al
```

```
andb $0x10, %al
```

```
shrb $4, %al
```

AL contient maintenant 0 (Maître) ou 1 (Esclave)

- Comparaison : avant (BL) et maintenant (AL) :

```
cmpb %bl, %al
```

```
jz no_adapter
```

```
jmp adapter_found
```

```
no_adapter: // contrôleur absent
```

```
adapter_found: // contrôleur présent
```

## Détecter les disques



La détection des disques installés sur un contrôleur est plus délicate.

Une méthode est d'envoyer une commande au disque et d'attendre. Si la réponse tarde trop, on suppose que le disque testé n'existe pas. Cette méthode n'est sûre que si l'attente est suffisamment grande. Il faut faire attention à la commande que l'on choisit. En effet, selon que l'on veut détecter uniquement les disques ATA, ATAPI ou les deux, il faut choisir la commande qui corresponde. En choisissant la commande 0xec et en attendant que le contrôleur soit prêt à recevoir des données, les disques ATAPI répondront mais ne seront jamais prêts pour un transfert. Le programme déduira donc que le disque n'existe pas.

En fait, avec cette méthode, il faut bien choisir la commande à envoyer et le résultat qu'on en attend.

```
movw $PORT_HEAD_AND_DISK, %dx // 0x1f6, 0x176, 0xf6 ou 0x76
```

```
movb $HEAD_AND_DISK, %al // 0xa0 pour tester le maître, 0xb0 pour l'esclave
```

```
outb %al, %dx
```

```
movw $PORT_COMMAND, %dx // 0x1f7, 0x177, 0xf7 ou 0x77
```

```
movb $COMMAND, %al // Commande à utiliser (on pourra utiliser par exemple la commande 0xec, ce qui permet du même coup de lire les informations du disque s'il est présent, dans ce cas, il ne faut pas oublier d'ajouter le code nécessaire à la récupération de ces informations)
```

```
outb %al, %dx
```

```
movl $TIMEOUT, %ecx // Nombre de tentatives de lecture de l'état du contrôleur
```

```
movw $PORT_STAT, %dx // 0x1f7, 0x177, 0xf7, 0x77
```

```
detect_disk_loop:
```

```
inb %dx, %al
```

```
andb $0xfe, %al // Contrôleur et disque
```

```
cmpb $0x50, %al // prêts ?
```

```
je disque_present
loop detect_disk_loop
disque_absent:
disque_present:
```

Une autre méthode, plus simple à mettre en œuvre et plus rapide, mais moins sûre, est de tenter de détecter les protocoles utilisés par les disques. Cette méthode est moins efficace car si un contrôleur n'existe pas, les valeurs que les ports peuvent retourner dépendent des machines et peuvent être totalement aléatoires, et donc, pourquoi pas, correspondre aux valeurs du standard sans qu'aucun disque ne soit présent.

De même, si un contrôleur existe mais n'est branché qu'à un seul disque, les valeurs seront les mêmes quel que soit le disque sélectionné, comme s'il y avait deux disques.

On peut éventuellement combiner les deux en commençant par la deuxième méthode puis, pour les disques détectés, en vérifiant avec la première. Dans la plupart des cas, le disque existe vraiment et cette vérification est donc assez rapide.

## Obtenir quelques informations sur un disque

---

La commande 0xec permet d'obtenir des informations sur le disque ATA sélectionné. Cette commande n'a besoin que d'une information : le disque sélectionné. En retour, elle envoie 256 mots (double-octets) sur le registre de données (0x1f0, 0x170, 0xf0 ou 0x70).

Pour les disques ATAPI, il faut utiliser la commande 0xa1 et ne pas oublier que les valeurs retournées n'ont pas toutes la même signification.

```
movw $PORT_HEAD_AND_DISK, %dx // 0x1f6, 0x176, 0xf6 ou 0x76
movb $HEAD_AND_DISK, %al // 0xa0 ou 0xb0
outb %al, %dx
movw $PORT_COMMAND, %dx // 0x1f7, 0x177, 0xf7 ou 0x77
movb $0xec, %al // ou 0xa1 pour les disques ATAPI
outb %al, %dx

movl $TIMEOUT, %ecx // Nombre de tentatives de lecture de l'état du contrôleur
movw $PORT_STAT, %dx // 0x1f7, 0x177, 0xf7, 0x77

wait_loop:
inb %dx, %al
andb $0xd8, %al // Contrôleur et disque
cmpb $0x58, %al // prêts à transférer ?
je transf""
loop wait_loop

timeout: // Le disque n'est pas prêt
```

```
transf: // effectuer le transfert
movl $OFFSET_BUFFER, %edi
movw $SEGMENT_BUFFER, %es
movl 0x100, %ecx
movw $PORT_DATA, %dx // 0x1f0, 0x170, 0xf0 ou 0x70
rep insw
```

Il ne reste plus ici qu'à interpréter les valeurs lues.

## Initialiser un contrôleur

Pour initialiser un contrôleur, il faut utiliser le registre de contrôle (0x3f6, 0x376, 0x2f6 ou 0x276 en écriture seule). Il faut en effet positionner le bit 2 (le 3<sup>e</sup> bit en partant de la droite) pendant 4.8 microsecondes ou plus, puis le vider. La procédure n'a donc rien de complexe en soit mais l'attente doit être programmée selon le système d'exploitation utilisé (et donc les fonctions d'API disponibles).

## Lire

### Depuis un disque ATA

La lecture fonctionne de la même manière que la lecture d'informations concernant le disque (voir plus haut) mais n'utilise pas les mêmes paramètres d'entrée. Voici ceux concernant la lecture :

0x1f2, 0x172, 0xf2 ou 0x72	Nombre de secteurs à lire
0x1f3, 0x173, 0xf3 ou 0x73	Numéro de secteur du 1 <sup>e</sup> secteur à transférer
0x1f4, 0x174, 0xf4 ou 0x74	Octet inférieur du numéro de cylindre du 1 <sup>e</sup> secteur à transférer
0x1f5, 0x175, 0xf5 ou 0x75	Octet supérieur du numéro de cylindre du 1 <sup>e</sup> secteur à transférer
0x1f6, 0x176, 0xf6 ou 0x76	Disque et numéro de tête du 1 <sup>e</sup> secteur à transférer
Numéro de commande	0x20

En sortie, le disque envoie sur le port de donnée n\*256 mots où n est le nombre de secteur à lire.

### Depuis un disque ATAPI

Il faut utiliser la commande Packet suivante :

Octet 1. 0xA8

Tél : (00229) 96 15 81 18

E-mail : [cyze2002@yahoo.fr](mailto:cyze2002@yahoo.fr) / [cyze2002@hotmail.com](mailto:cyze2002@hotmail.com)



Octet 2. 0

Octets 3-6. Adresse LBA du 1<sup>e</sup> secteur à lire

Octets 7-10. Nombre de secteurs.

Octet 11. 0

Octet 12. 0

Le contrôleur renvoie les données lues ((2048 \* nombre de secteurs) octets).

Note : L'adresse est le nombre de secteur est indiqué avec la norme Big endian :

Octet 3 = ( lba >> 24 ) & 0xff;

Octet 4 = ( lba >> 16 ) & 0xff;

Octet 5 = ( lba >> 8 ) & 0xff;

Octet 6 = lba & 0xff;

Octet 7 = ( count >> 24 ) & 0xff;

Octet 8 = ( count >> 16 ) & 0xff;

Octet 9 = ( count >> 8 ) & 0xff;

Octet 10 = count & 0xff;

## Écrire

---

### Vers un disque ATA

L'écriture se passe exactement de la même manière que la lecture si ce n'est que la commande est 0x30 et que les données ne sont pas transférées du disque à la mémoire mais de la mémoire au disque.

### Vers un disque ATAPI

Dans le cas d'un CD-ROM, cette commande ne peut être utilisée que pour un graveur.

## Prise en charge des erreurs

---

Une bonne prise en charge des erreurs est également un point important pour un pilote fonctionnel.

Pour cela, il faut lire le port d'erreur (0x1f1, 0x171, 0xf1 ou 0x71) après chaque commande. Le contenu de ce port est décrit plus haut. La documentation officielle est plus exhaustive sur ce port, dont la valeur peut parfois dépendre de la dernière commande.

Pour les commandes Packet, il faut utiliser la commande (Packet) Request Sense pour connaître la valeur de la dernière erreur (non traitée dans cet article).

## Détecter le protocole

---

Les disques ATA et ATAPI fonctionnant différemment, il est important de pouvoir détecter le protocole utilisé par un disque. Cela se réalise de la manière suivante :

1. En premier lieu, il faut initialiser le contrôleur

2. Ensuite, il faut sélectionner le disque dont on veut connaître le protocole
3. Puis il faut lire les registres Sector Count et Sector Number
4. Si ces registres valent tous les deux 1, il faut lire les registres Cylinder Low et Cylinder High.
5. Si ces registres valent tous les deux 0, le disque est ATA, si ces registres valent respectivement 0x14 et 0xeb, le disque est ATAPI

Après avoir obtenu le protocole d'un disque, on peut sélectionner l'autre disque pour en déterminer le protocole sans avoir à réinitialiser (tant que les valeurs n'ont pas été modifiées).

Attention, toutefois, si un seul disque se trouve sur un contrôleur, les valeurs pour le disque qui n'existe pas peuvent être erronées en fonction des architectures. Cette méthode ne permet donc pas de détecter un disque.

### Déterminer la capacité

Dans le cas d'un disque dur ATA, cette donnée, fixe, est fournie par l'instruction Identify Device (ECh) sous la forme du nombre de secteurs adressables en mode LBA ou, dans le cas d'un disque ne supportant pas ce mode, de la structure CHS logique du disque.

Au contraire, dans le cas d'un lecteur de CD-ROM ATAPI, dont le média est amovible, la capacité varie selon le média actuellement dans le lecteur. Il existe donc une commande Packet Read Capacity qui donne le numéro logique du dernier bloc de données. Cette commande n'indique pas la capacité totale du CD, mais la quantité de données pressées (CD-ROM) ou gravées (CD-R/RW).

Voici la structure de cette commande :

0	Code opération : 25h
1	0h
2	0h
3	0h
4	0h
5	0h
6	0h

7	0h
8	0h
9	0h
10	0h
11	0h

La commande renvoie 8 octets de réponse :

0	Most Significant Byte
1	Adresse LBA du dernier
2	secteur adressable
3	Least Significant Byte
4	Most Significant Byte
5	Nombre d'octet dans un
6	secteur (normalement 2048)
7	Least Significant Byte

### Interdire ou autoriser le retrait d'un média

#### ATAPI

Cette opération se réalise grâce à la commande Prevent Allow Medium Removal définie dans les SPC-2 (SCSI Primary Commands).

La structure de cette commande est la suivante :

0	Code opération : 1eh
1	0h

2	0h
3	0h
4	0h pour autoriser et 3h pour interdire
5	0h
6	0h
7	0h
8	0h
9	0h
10	0h
11	0h

Cette commande n'envoie pas de réponse.

## Fonctions plus avancées

---

### LBA - Logical Block Address

#### Présentation

Le mode CHS permet d'adresser un secteur du disque en indiquant son numéro de secteur, le numéro du cylindre où il se trouve ainsi que le numéro de la tête. Malheureusement, ce mode ne permet d'adresser que 1024 cylindres, 63 secteurs et 256 têtes soit  $1024 \times 63 \times 256 \times 512 = 8455716864$  octets soit un peu moins de 8 Go, ce qui est peu de nos jours (quoique certains disques supportent des adresses CHS supérieures à cette limite).

Au contraire, le mode LBA utilise une adresse logique sur 28 bits : le 1e secteur a l'adresse 0, le 63e l'adresse 62, le 1e secteur du 2e cylindre l'adresse 63 (s'il y a 63 secteurs par cylindres) et ainsi de suite. Le mode LBA permet donc d'adresser  $2^{28} \times 512 = 137438953472$  octets soit 128 Go.

**Utilisation, différences par rapport au mode CHS**

L'utilisation du mode LBA n'est pas beaucoup plus compliquée que le mode CHS, les différences peuvent être résumées de la manière suivante :

Registre	Mode CHS	Mode LBA
Registre de lecteur et tête, bit 6	0	1
Numéro de secteur	Numéro du secteur	Bits 0 à 7 de l'adresse LBA
Numéro de cylindre, octet de poids faible	Numéro de cylindre, octet de poids faible	Bits 8 à 15 de l'adresse LBA
Numéro de cylindre, octet de poids fort	Numéro de cylindre, octet de poids fort	Bits 16 à 23 de l'adresse LBA
Registre de lecteur et tête, bits 0 à 3	Numéro de tête	Bits 24 à 27 de l'adresse LBA

Pour le reste, tout est identique.

**Conversion d'une adresse CHS en adresse LBA et inversement**

adresse logique = (numero de secteur - 1) + (numero de tête \* nombre de secteurs par cylindre) + (numero de cylindre \* nombre de secteurs par cylindre \* nombre de têtes)

secteur CHS = entier(1 + reste de (adresse logique / nombre de secteurs par pistes))

tête CHS = entier(reste de ((adresse logique / nombre de secteurs par pistes) / nombre de têtes))

piste CHS = entier(adresse logique / (nombre de secteurs par cylindre \* nombre de faces))

Considérons lba l'adresse logique, c le cylindre, h la tête, s le secteur, H le nombre de têtes et S le nombre de secteurs par cylindre, voici les mêmes formules dans une syntaxe de style C (types entiers) :

$$lba = (s - 1) + (h * S) + (c * S * H);$$

$$s = 1 + (lba \% S);$$

$$h = (lba / S) \% H;$$

$$c = lba / (S * H);$$
**Évolution du standard**

Depuis **2003**, le standard d'interface de connexion des mémoires de masse évolue peu à peu de l'IDE vers le Serial ATA aussi appelé S-ATA ou SATA.

## Carte d'extension

---

Dans un [ordinateur](#), une **carte d'extension** est un ensemble de [composants](#) placés sur un [circuit imprimé](#) qui est connectable à la [carte mère](#) via un [bus informatique](#). Le but d'une carte d'extension est d'ajouter des capacités ou des fonctionnalités à un ordinateur.

### Les cartes d'extension les plus fréquentes

---

Parmi les cartes d'extension les plus courantes, on peut citer :

- [carte graphique](#) ;
- [carte son](#) ;
- [carte réseau](#) ;
- [carte mémoire](#) ;
- [carte accélératrice](#).

### Les différents bus informatiques

---

Le [bus informatique](#) reliant la carte d'extension à la [carte mère](#) est généralement standardisé, de même que le [port d'extension](#) (appelé slot en anglais, c'est un support physique reliant la carte d'extension à la carte mère).

Quelques-uns des principaux standards de bus informatique qui se sont succédé (en proposant des débits de plus en plus importants) sont :

- [Industry Standard Architecture \(ISA\)](#), [bus parallèle](#) de 8 [bits](#) apparu en 1984 ;
- [Micro Channel Architecture \(MCA\)](#) ;
- [Extended Industry Standard Architecture \(EISA\)](#), apparu en 1988, extension à 16 [bits](#) du bus ISA ;
- [Vesa Local Bus \(VLB\)](#), apparu en 1992 ;
- [Peripheral Component Interconnect \(PCI\)](#), [bus parallèle](#) de 32 [bits](#), apparu en 1994 ;
- [PCI-X](#), extension à 64 [bits](#) de ce dernier (employé principalement sur les [serveurs](#) jusqu'à l'arrivée du PCIe) ;
- [Accelerated Graphics Port \(AGP\)](#), apparu en 1997 ;
- [Peripheral Component Interconnect - Express \(PCI Express abrégé PCIe\)](#), [bus série](#), apparu en 2004.

## Carte graphique

Une **carte graphique** ou **carte vidéo** (anciennement par abus de langage une **carte VGA**), ou encore un **adaptateur graphique**, est une **carte d'extension d'ordinateur** dont le rôle est de produire une image affichable sur un **écran**. La carte graphique envoie les images qu'elle possède dans sa mémoire à l'écran à une fréquence et dans un format qui dépendent d'une part de l'écran branché et du **port** sur lequel il est branché (grâce au **Plug and Play**) et de sa configuration interne d'autre part.

Carte graphique	
Se connecte à <b>carte mère</b> via :	
ISA	PCI
AGP	PCI Express
USB	
Classement des utilisations	
Ordinateur fixe	Ordinateur portable
Fabricants courants :	
NVIDIA	ATI
Intel	

## Historique

Cette section est vide, pas assez détaillée ou incomplète. [Votre aide](#) est la bienvenue !

### Les cartes graphiques 2D-3D [modifier]

Les premières cartes graphiques ne pouvaient effectuer des calculs qu'en 2D et se connectaient sur un port **ISA**.

Par la suite, on utilisa le port **PCI** pour augmenter la vitesse de transfert entre le **CPU** et la carte graphique.

Puis apparurent les cartes graphiques 2D-3D avaient l'avantage de n'occuper qu'un seul connecteur **AGP** ou **PCI** au lieu de deux (pour les configurations courantes de l'époque, c'est-à-dire avant **1998**).

En effet, jusqu'alors, les cartes 2D étaient proposées séparément des cartes dites accélératrice 3D (comme les premières 3dfx), chacune ayant un processeur graphique spécifique.

Aujourd'hui, toutes les cartes graphiques sont 2D-3D.

### Les usages pour une carte graphique

Ces 15 dernières années, les cartes graphiques ont fortement évolué. Autrefois, la fonction essentielle d'une carte graphique était de transmettre les images produites par l'ordinateur à l'écran. C'est encore sa fonction principale sur beaucoup de machines à vocation bureautique où l'affichage d'images en 3D n'offre que peu d'intérêt.

Toutefois aujourd'hui même les cartes graphiques les plus simples gèrent aussi le rendu d'images en 3D. C'est une activité très coûteuse en termes de calculs et en termes de bande passante mémoire. Le GPU est donc devenu un composant très complexe, très spécialisé et presque imbattable dans sa catégorie (rendu d'images en 3 dimensions). Hormis pour les jeux vidéo ou quelques usages en infographie, les possibilités des cartes graphiques ne sont que très peu exploitées en pratique. Ainsi ce sont essentiellement les joueurs qui achètent et utilisent des GPU de plus en plus puissants.

Depuis quelques années, la puissance de calcul des cartes graphiques est devenue tellement importante pour un coût finalement très réduit (100 à 700 pour les modèles grand public) que les scientifiques sont de plus en plus nombreux à vouloir en exploiter le potentiel dans d'autres domaines. Il peut s'agir de faire tourner des simulations de modèles météo, financiers ou toute opération parallélisable et nécessitant une très grande quantité de calcul. NVIDIA et ATI/AMD, les 2 principaux fabricants de cartes graphiques haute performance grand public proposent chacun des solutions propriétaires afin de pouvoir utiliser leur produit pour du calcul scientifique; pour NVIDIA, on pourra se référer au projet [CUDA](#) et pour AMD au projet [ATI Stream](#). On parle à ce titre de **General-purpose computing on graphics processing units** (ou GPGPU)

## Composants

---

### Le processeur graphique [\[modifier\]](#)

---



Le processeur graphique NV43 d'une [GeForce 6600 GT](#)

Article détaillé : [processeur graphique](#).

Le processeur graphique (**GPU** pour Graphical Processing Unit, ou encore **VPU** pour Visual Processing Unit en anglais) sert à libérer le [micro-processeur](#) de la [carte mère](#) en prenant en charge les calculs spécifiques à l'affichage et la coordination de graphismes 3D ou la conversion [YCbCr](#) vers [RGB](#).

Cette division des tâches entre les deux processeurs libère le processeur central de l'ordinateur et en augmente d'autant la puissance.

Le processeur graphique est très souvent muni de son propre radiateur ou ventilateur pour évacuer la chaleur qu'il produit.

### La mémoire vidéo

---



La mémoire vidéo conserve les données numériques qui doivent être converties en images par le processeur graphique et les images traitées par le processeur graphique avant leur affichage.

Toutes les cartes graphiques supportent deux méthodes d'accès à leur mémoire. L'une est utilisée pour recevoir des informations en provenance du reste du système, l'autre est sollicitée pour l'affichage à l'écran. La première méthode est un [accès direct](#) conventionnel ([RAM](#)) comme pour les [mémoires centrales](#), la deuxième méthode est généralement un [accès séquentiel](#) à la zone de mémoire contenant l'information à afficher à l'écran.

## Le RAMDAC

---

Article détaillé : [RAMDAC](#).

Le RAMDAC (Random Access Memory Digital-to-Analog Converter) convertit les images stockées dans la mémoire vidéo en signaux analogiques à envoyer à l'écran de l'ordinateur. Il est devenu inutile avec les sorties DVI (numériques).

## Le BIOS vidéo

---

Le BIOS vidéo est à la carte graphique ce que le [BIOS](#) est à la [carte mère](#). C'est un petit [programme](#) enregistré dans une [mémoire morte](#) (ROM) qui contient certaines informations sur la carte graphique (par exemple, les modes graphiques supportés par la carte) et qui sert au démarrage de la carte graphique.

## La connexion entre la carte graphique et la carte mère

---

La connexion à la [carte mère](#) se fait à l'aide d'un [port](#) relié à un [bus](#).

Au cours des années, plusieurs technologies se sont succédé pour satisfaire les besoins de vitesse de transfert sans cesse croissants des cartes graphiques :

- la première technologie utilisée fut la technologie [ISA](#), utilisée à partir de 1984 pour adjoindre des cartes disposant de plus de mémoire vidéo que les cartes standard fournies par les fabricants d'ordinateurs ou des cartes utilisant des [jeux d'instructions](#) destinés à accélérer l'affichage des fenêtres ;
- certaines machines (de marque [IBM](#) pour la plupart) ont utilisé le bus [VLB](#) (Vesa Local Bus), mais ce type de bus fut rapidement abandonné en raison de sa trop grande spécificité.
- avec l'arrivée des premiers processeurs [Pentium](#) en 1994, on utilise ensuite l'interface [PCI](#) ;
- le bus [AGP](#) (Accelerated Graphics Port) est apparu en mai 1997 ;
- le bus AGP est actuellement supplanté par le bus [PCI-Express](#), apparu en 2004.
- Le PCI express 2.0 qui permet un doublement du débit de données bi-directionnel (250 Mo/s pour le PCI-express 1.1, contre 500 Mo/s pour le 2.0) devrait remplacer à terme le PCI-express 1.1 en 2007.
- Le bus [USB](#), de nouvelles cartes graphiques externes commencent à être commercialisées, qui profitent du haut débit qu'offre le bus USB dans sa version 2.

D'autres types de connexions existent dans d'autres architectures d'ordinateurs, on pourra citer par exemple le [bus VME](#); mais ce sont des technologies peu répandues et réservées au monde de l'informatique professionnelle et de l'industrie.

## La connectique

---

On peut retrouver les connexions suivantes selon les cartes graphiques :

Les interfaces analogiques :

- L'interface [VGA standard](#) : les cartes graphiques sont la plupart du temps équipées d'un [connecteur VGA](#) 15 broches (Mini Sub-D, composé de 3 séries de 5 broches), généralement de couleur bleue, permettant notamment la connexion d'un écran [CRT](#). Ce type d'interface permet d'envoyer à l'écran 3 signaux analogiques correspondant aux composantes rouges, bleues et vertes de l'image.
- L'interface [Vidéo composite](#) : Pour la sortie sur un simple téléviseur ou un magnétoscope.
- L'interface [S-Vidéo](#) : De plus en plus de cartes sont équipées d'une prise S-Video permettant d'afficher ce signal sur une télévision ou un vidéo projecteur qui le permet.

Cette sortie analogique est souvent livrée avec un adaptateur S-Video Vidéo composite; c'est la raison pour laquelle elle est souvent appelée prise télé.

- L'interface [TV-Out](#) sous la forme d'un connecteur mini [DIN](#) 6 broches (comme le [port PS/2](#)). Elle transmet les informations vidéo et audio et est (était ?) utilisé par Nvidia et Winfast (par exemple la Winfast Geforce 2 TI)

Les interfaces numériques :

- L'interface [DVI](#) (Digital Video Interface), présente sur certaines cartes graphiques, permet d'envoyer, aux écrans le supportant, des données numériques. Ceci permet d'éviter des conversions numérique-analogique, puis analogique numériques, inutiles.
- Une interface [HDMI](#) permettant de relier la carte à un [écran haute définition](#) en transmettant également la partie audio (polyvalent, ce format est le remplaçant de la péritel). Le signal est un signal purement numérique.
- Une interface [DisplayPort](#), une interconnexion digitale audio/vidéo de nouvelle génération, sans droit et licence.

Note : le [DVI](#) et le [HDMI](#) peuvent supporter les [DRM](#).

Les modèles actuels associent généralement deux types d'interface: une interface pour la télévision (S-Vidéo ou HDMI) avec une interface pour écran d'ordinateur (VGA ou DVI).

## Détermination de la quantité de mémoire vidéo

---

La quantité de mémoire vidéo nécessaire pour stocker l'image qui va être affichée dépend de la définition affichée.

Le nombre de couleurs est fonction du nombre de bits utilisé pour le codage.

Exemple :  $2^8 = 256$

nombre de bits	nombre de couleurs
1	2
4	16
8	256
15	32 768
16	65 536
24	16 777 216
32	4 294 967 296

La quantité de mémoire est simplement le nombre de pixels utiles multiplié par le nombre de bits par pixel. On divise le tout par 8 pour passer en octets (1 octet = 8 bits)

$$\frac{640 \times 480 \times 4}{8} = 153600$$

Exemple : en  $640 \times 480$ , 16 couleurs il faut 153 600 octets

1 Kio = 1 024 octets donc 153 600 octets = 150 Kio

Cette indication est maintenant de peu d'intérêt car la mémoire vidéo d'une

Définition en pixels	16 couleurs	256 couleurs	32 768 couleurs	65 536 couleurs	16 777 216 couleurs	4 294 967 296 couleurs
$640 \times 480$	150 Kio	300 Kio	563 Kio	600 Kio	900 Kio	1 200 Kio
$800 \times 600$	235 Kio	469 Kio	879 Kio	938 Kio	1 407 Kio	1 875 Kio
$1\,024 \times 768$	384 Kio	768 Kio	1 440 Kio	1 536 Kio	2 304 Kio	3 072 Kio
$1\,280 \times 1\,024$	640 Kio	1 280 Kio	2 400 Kio	2 560 Kio	3 840 Kio	5 120 Kio
$1\,600 \times 1\,200$	938 Kio	1 875 Kio	3 516 Kio	3 750 Kio	5 625 Kio	7 500 Kio

carte graphique est utilisée à de nombreuses fins. Elle permet entre autres de fluidifier l'affichage des vidéos ou encore de stocker les informations nécessaires à la synthèse d'images en 3D. Les systèmes d'exploitation modernes comme Windows Vista, Mac OS ou GNU/Linux requièrent tous deux une grande quantité de mémoire vidéo pour optimiser leur affichage. Quant aux jeux vidéo les plus récents, ils fonctionnent d'autant mieux que la quantité de mémoire vidéo est importante. En 2007, on trouve couramment des cartes graphiques équipées de 256 ou 512 Mio de mémoire.

## Histoire et comparaison des cartes graphiques non intégrées pour compatibles PC

Année	ATI	NVidia	Matrox	Videologic et ou STMicroelectronics
1995	?	STG2000	Millenium	?
1996	All-In-Wonder, Rage3D, Rage/Pro	?	Mystique	PowerVR ou PCX1

# CYZE PRODUCTION

## VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

1997	3D Rage Pro	Riva 128	élément	?
1998	?	TNT	G200	?
1999	Rage 128, Rage 128 Pro	Vanta, TNT2, GeForce	G400	Kyro
2000	Rage Fury Maxx, Radeon	GeForce 2	G450	Kyro 2
2001	FireGL, Radeon 7000, 7200, 7500, 8500	GeForce 3	G550	\
2002	Imageon, Radeon 9000, 9100, 9500, 9700	GeForce 4Ti	Parhelia	
2003	Radeon 9200, 9600, 9800	GeForce 5200, 5600, 5700, 5800, 5900	\	\
2004	Radeon 9250, 9550, X300, X500, X600, X700, X800, X850	GeForce 4300, 5500, 5750, 5950, 6200, 6500, 6600, 6800	\	\
2005	Radeon X1300, X1600, X1800	GeForce 7800	\	\
2006	Radeon X1600, X1650, X1900, X1950	GeForce 7100, 7300, 7500, 7600, 7700, 7900, 7950, 7950GX2, 8800	\	\
2007	Radeon HD 2400, HD 2600, HD 2900, HD 3800	GeForce 8800, 8600, 8500, 8400, 8300	\	\
2008	Radeon HD3870X2, HD4550, HD4650, HD4670, HD4850, HD4870, HD4850X2, HD4870X2	GeForce 9300, 9400, 9500, 9600, 9800, GTX260, GTX280, 9800GX2, 9800 GTX	\	\
2009	Radeon HD4890, HD 4770, HD 5850, HD 5870, HD 5870X2	GTX295, GTX 285, GTX260+, GTX275	\	\

L'histoire des cartes graphiques ne se limite pas au seul duel ATI vs NVIDIA. D'autres acteurs ont connus leur jours de gloire ; parmi eux on peut citer : [S3 Graphics](#), Tridend, [Cirrus Logic](#) et [3dfx](#) pour leur série Voodoo 3000 et 4000. Sans oublier [Intel](#) qui livre encore aujourd'hui la majorité des solutions graphiques pour PC dans le monde sous la forme de [chipset](#) avec contrôleur graphique intégré.

## Industry Standard Architecture



Un connecteur de bus ISA

L'**Industry Standard Architecture**, généralement abrégé en **ISA**, est un standard de [bus informatique](#) interne utilisé pour connecter des [cartes d'extension](#) à la [carte mère](#) d'un [ordinateur](#).

C'est un bus de largeur 16 bits, avec une vitesse d'horloge de 8 MHz. Il permet le [bus mastering](#) sur les 16 premiers méga-octets.

## Historique

Le bus ISA fut développé par [IBM](#) dans le cadre de la création du [PC](#) en 1981. A l'origine d'une largeur de 8 bits, celle-ci passe à 16 bits en 1984, d'abord sous le nom bus AT.

Pendant une dizaine d'années, le bus ISA est le bus standard des [compatibles PC](#). Dans les [années 1990](#) il disparaît des nouvelles cartes mères au profit du [Peripheral Component Interconnect](#) (PCI).

## Connectique

### Connectique

Broche	Nom	Direction	Description
A1	/I/O CH CK		I/O channel check; active low=parity error
A2	D7		Bit de donnée 7
A3	D6		Bit de donnée 6

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

A4	D5		Bit de donnée 5
A5	D4		Bit de donnée 4
A6	D3		Bit de donnée 3
A7	D2		Bit de donnée 2
A8	D1		Bit de donnée 1
A9	D0		Bit de donnée 0
A10	I/O CH RDY		I/O Channel ready, pulled low to lengthen memory cycles
A11	AEN		Address enable; active high when DMA controls bus
A12	A19		Bit d'adresse 19
A13	A18		Bit d'adresse 18
A14	A17		Bit d'adresse 17
A15	A16		Bit d'adresse 16
A16	A15		Bit d'adresse 15
A17	A14		Bit d'adresse 14

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

A18	A13		Bit d'adresse 13
A19	A12		Bit d'adresse 12
A20	A11		Bit d'adresse 11
A21	A10		Bit d'adresse 10
A22	A9		Bit d'adresse 9
A23	A8		Bit d'adresse 8
A24	A7		Bit d'adresse 7
A25	A6		Bit d'adresse 6
A26	A5		Bit d'adresse 5
A27	A4		Bit d'adresse 4
A28	A3		Bit d'adresse 3
A29	A2		Bit d'adresse 2
A30	A1		Bit d'adresse 1
A31	A0		Bit d'adresse 0

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

B1	GND		Ground
B2	RESET		Active high to reset or initialize system logic
B3	+5V		+5 VDC
B4	IRQ2		Requête d'interruption 2
B5	-5VDC		-5 VDC
B6	DRQ2		DMA Request 2
B7	-12VDC		-12 VDC
B8	/NOWS		No WaitState
B9	+12VDC		+12 VDC
B10	GND		Ground
B11	/SMEMW		System Memory Write
B12	/SMEMR		System Memory Read
B13	/IOW		I/O Write
B14	/IOR		I/O Read



## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

B15	/DACK3		DMA Acknowledge 3
B16	DRQ3		DMA Request 3
B17	/DACK1		DMA Acknowledge 1
B18	DRQ1		DMA Request 1
B19	/REFRESH		Refresh
B20	CLOCK		Horloge système (67 ns, 8-8.33 MHz, 50% duty cycle)
B21	IRQ7		Requête d'interruption 7
B22	IRQ6		Requête d'interruption 6
B23	IRQ5		Requête d'interruption 5
B24	IRQ4		Requête d'interruption 4
B25	IRQ3		Requête d'interruption 3
B26	/DACK2		DMA Acknowledge 2
B27	T/C		Terminal count; pulses high when DMA term. count reached
B28	ALE		Address Latch Enable

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

B29	+5V		+5 VDC
B30	OSC		High-speed Clock (70 ns, 14.31818 MHz, 50% duty cycle)
B31	GND		Ground
C1	SBHE		System bus high enable (data available on SD8-15)
C2	LA23		Bit d'adresse 23
C3	LA22		Bit d'adresse 22
C4	LA21		Bit d'adresse 21
C5	LA20		Bit d'adresse 20
C6	LA18		Bit d'adresse 19
C7	LA17		Bit d'adresse 18
C8	LA16		Bit d'adresse 17
C9	/MEMR		Memory Read (Active on all memory read cycles)
C10	/MEMW		Memory Write (Active on all memory write cycles)
C11	SD08		Bit de donnée 8

## CYZE PRODUCTION

VOUS PRESENTE LE COURS SUR LES MICROPROCESSEURS ET LEURS FABRICANTS

C12	SD09		Bit de donnée 9
C13	SD10		Bit de donnée 10
C14	SD11		Bit de donnée 11
C15	SD12		Bit de donnée 12
C16	SD13		Bit de donnée 13
C17	SD14		Bit de donnée 14
C18	SD15		Bit de donnée 15
D1	/MEMCS16		Memory 16-bit chip select (1 wait, 16-bit memory cycle)
D2	/IOCS16		I/O 16-bit chip select (1 wait, 16-bit I/O cycle)
D3	IRQ10		Requête d'interruption 10
D4	IRQ11		Requête d'interruption 11
D5	IRQ12		Requête d'interruption 12
D6	IRQ15		Requête d'interruption 15
D7	IRQ14		Requête d'interruption 14

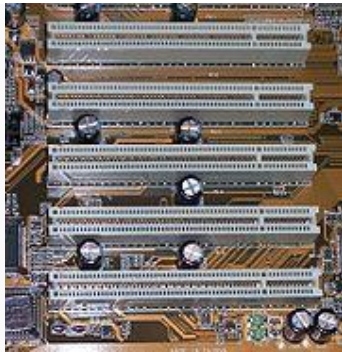
D8	/DACK0		Quittance DMA 0
D9	DRQ0		Requête DMA 0
D10	/DACK5		Quittance DMA 5
D11	DRQ5		Requête DMA 5
D12	/DACK6		Quittance DMA 6
D13	DRQ6		Requête DMA 6
D14	/DACK7		Quittance DMA 7
D15	DRQ7		Requête DMA 7
D16	+5 V		
D17	/MASTER		Used with DRQ to gain control of system
D18	GND		Masse

## Peripheral Component Interconnect

---

Le ~~Peripheral Component Interconnect~~ (PCI) est un standard de bus local (interne) permettant de connecter des cartes d'extension sur la carte mère d'un ordinateur.

L'un des intérêts du bus PCI est que deux cartes PCI peuvent dialoguer entre elles sans passer par le processeur.



5 ports PCI sur une carte mère.



Slots PCI Express: du haut en bas x4, x16, x1 et x16 comparés à un slot PCI 32 bits (en bas)

## Historique

---

La spécification de ce bus est initialement due à [Intel](#) qui a commencé à y travailler vers [1990](#). La version 1.0 est publiée le [22 juin 1992](#) et la 2.0 le [30 avril 1993](#). La première implémentation date de [1994](#) sur des [cartes mères](#) pour processeur [Intel 80486](#). À partir de là, le bus PCI remplace rapidement les autres bus présents, comme le bus [ISA](#).

Depuis, l'évolution des spécifications du bus PCI, ainsi que celles du bus [AGP](#) et du [PCI Express](#) sont gérées par un groupe d'intérêt, le [PCI Special Interest Group](#) (PCI-SIG), ouvert aux industriels.

Le bus PCI (ainsi que l'AGP) est remplacé (pour toutes les cartes, à commencer par les [cartes graphiques](#)) par une version plus petite et plus rapide : le [PCI Express](#).

## Spécification

---

La spécification du bus PCI décrit la taille du bus (dont l'espacement des conducteurs), les caractéristiques électriques, les [chronogrammes](#) du bus et les [protocoles](#).

Il existe plusieurs variantes de ce bus :

- PCI 2.2 qui existe en deux versions :
  - bus 32 bits à 33 [MHz](#) (soit une bande passante maxi de 133 [Mo/s](#)) (la plus répandue) ;
  - bus 64 bits à 66 MHz (soit une bande passante maxi de 528 Mo/s), utilisé sur certaines cartes mères professionnelles ou sur des serveurs (elles font deux fois la longueur du PCI 2.2 à bus 32 bits) ;
- [PCL-X](#) : bus 64 bits à 133 MHz (soit une bande passante maxi de 1066 Mo/s), utilisée principalement dans les machines professionnelles ;

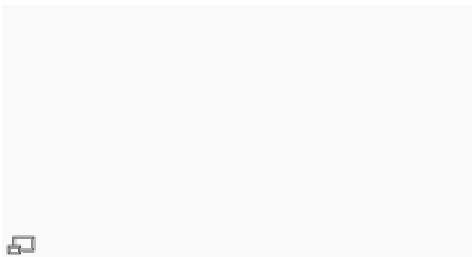
- PCI-X 2.0 : 266 MHz (soit une bande passante maxi de 2133 Mo/s) ;
- [PCI Express](#) : norme dérivée du PCI, destinée à le remplacer dans les [ordinateurs personnels](#). Bien que destiné à remplacer le bus AGP (mais aussi le PCI), le PCI Express n'est pas limité au seul branchement de carte vidéo ;
- [Mini PCI](#) : dérivé du PCI 2.2 destiné à être intégré dans les [ordinateurs portables](#).

Dans sa version purement PCI la [bande passante](#) est partagée entre tous les éléments connectés sur le bus, contrairement à ce qui se passe pour la version PCI Express où elle est dédiée pour chaque périphérique. Cette dernière est donc préférable si on veut utiliser simultanément des cartes haut débit ([carte réseau gigabits](#), [contrôleur de disque](#), carte graphique, ...).

Comme pour les processeurs, certaines cartes mères permettent de [surfréquencer](#) un bus PCI à 33 [MHz](#), en augmentant la fréquence du bus jusqu'à 37,5 [MHz](#) voire 41.5 [MHz](#). Malgré l'écart à la norme de nombreuses cartes PCI fonctionnent encore parfaitement (et plus vite) à ces fréquences.

## Utilisations

---



Une carte PCI offrant un [port parallèle](#).

Le PCI est généralement utilisé dans les [ordinateurs personnels](#). Voici une liste non exhaustive de [cartes d'extension](#) généralement connectées à ce [port](#) :

- [carte son](#)
- [carte graphique](#) - seules les anciennes cartes ou les cartes d'entrée de gamme utilisent ce bus de nos jours, le PCI-Express offrant de bien meilleures performances pour les cartes modernes
- [carte réseau](#)

Certains composants internes à la carte mère (le son, le réseau, etc.) sont généralement présents et utilisables sur le bus PCI. C'est le cas par exemple de contrôleurs intégrés au [Northbridge](#), au [Southbridge](#) (cas actuels les plus fréquents : son, réseau...) ou des puces dédiées, soudés directement sur une carte mère haut-de-gamme (autrefois pour le son intégré, aujourd'hui pour des contrôleurs [RAID](#) supplémentaires, etc.).

## Canal double

---

L'architecture à **canal double** est une technologie de [carte mère](#) permettant de doubler la [bande passante](#) équivalente entre la [mémoire vive](#) et le [contrôleur de mémoire](#). Les contrôleurs de mémoire offrant

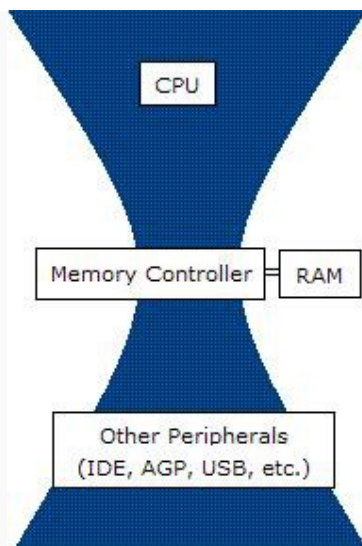
l'architecture à canal double utilisent deux canaux de données de 64 bits, donnant ainsi une bande passante totale de 128 bits pour le transfert de données de la mémoire vive vers le CPU.

Pour atteindre ce but, les barrettes de mémoire, notamment les DDR SDRAM, DDR2 SDRAM et DDR3 SDRAM, doivent être insérées d'une manière précise sur la carte mère. Certains fabricants de cartes mères vont mettre des fentes de mémoire à code de couleurs permettant de visuellement identifier les différents canaux de mémoire. Pour pouvoir fonctionner en canal double, les barrettes de mémoire doivent être identiques à l'intérieur du même canal sur la carte mère. Dans certains cas, il est possible d'utiliser des barrettes qui ne sont pas identiques, par exemple, provenant de fabricants différents, mais elles doivent absolument être de même capacité, spécifications, ainsi qu'une même organisation des puces. Cependant, plusieurs fabricants de cartes mères vont officiellement supporter seulement les configurations dans lesquelles une paire absolument identique est utilisée. Pour cette raison, la majorité des fabricants de mémoires offrent maintenant des paires de barrettes (communément appelées kits) de DIMM identiques.

L'introduction de cette technologie sur les machines grands publics a eu lieu en 2001 avec l'apparition du chipset nForce 420 de NVIDIA. Cette puce étant uniquement destinée aux processeurs AMD il faudra attendre 2003 et la sortie du chipset Intel E7205 pour pouvoir utiliser le canal double sur les plateformes Intel.

## Intention

---



Le goulet d'étranglement entre les différents organes du PC.

CPU = processeur ; Memory controller = contrôleur de mémoire ; RAM = mémoire vive ; Other peripherals = autres périphériques (IDE, AGP, USB, etc.)

L'architecture à canal double d'un contrôleur mémoire permet d'augmenter le débit de données entre le microprocesseur et la mémoire centrale réduisant le goulet d'étranglement entre les deux. Le contrôleur mémoire détermine les types, capacité et vitesses de chaque barrette mémoire et détermine ainsi la vitesse et capacité totale de la mémoire du système. Il existe plusieurs façons de concevoir un contrôleur de mémoire ; jusqu'en 2001, la façon la plus courante était la configuration à canal simple. Ses avantages étaient son faible coût et sa flexibilité.

Avec les progrès des microprocesseurs, le contrôleur est devenu le principal goulot d'étranglement car il n'arrivait plus à accéder à la mémoire assez rapidement pour satisfaire le processeur.

La configuration à canal double permet un doublement de la bande passante mémoire. À la place d'un seul canal de mémoire, un second canal est ajouté en parallèle. Avec deux canaux travaillant simultanément, l'effet de goulot d'étranglement est réduit. Au lieu d'attendre que les technologies de mémoire vive s'améliorent, l'architecture à canal double optimise simplement l'utilisation de la technologie actuelle. Bien que l'implémentation diffère selon les types de processeurs [AMD](#) et [Intel](#), le principe est le même.

Dans le détail, le contrôleur de mémoire pourra exploiter l'accès en canal double à condition que l'ordinateur soit bien équipé d'un nombre pair de barrettes mémoire et suffisamment analogues dans leur caractéristiques (mêmes capacités et types assez proches).